

Rozdział 10 Szybki licznik i timer FBs-PLC

10.1 Szybki licznik FBs-PLC

Częstotliwość zliczania zwykłego licznika PLC wynosi maksymalnie kilkadziesiąt Hz (w zależności od czasu skanu). W przypadku, gdy częstotliwość sygnału wejściowego jest wyższa, konieczne jest zastosowanie szybkiego licznika (HSC). W innym wypadku, może nastąpić błąd zliczania lub zliczanie może zostać zatrzymane. W sterownikach PLC wykorzystywane są zazwyczaj dwa rodzaje szybkich liczników HSC: szybki licznik sprzętowy (HHSC) wyposażony w specjalny obwód sprzętowy, oraz szybki licznik software'owy (SHSC), który poprzez zmianę stanu podczas zliczania sygnału wyzwala operację zliczania w górę/w dół przez CPU. Sterownik FBs-PLC może być wyposażony w 4 liczniki HHSC (w układach SoC) i 4 liczniki SHSC. Wszystkie są szybkimi licznikami 32-bitowymi.

10.1.1 Tryby zliczania szybkiego licznika FBs-PLC

Jak przedstawiono w tabeli poniżej, każdy z liczników HHSC i SHSC FBs-PLC umożliwia odpowiednio 8 i 3 tryby zliczania do wyboru:

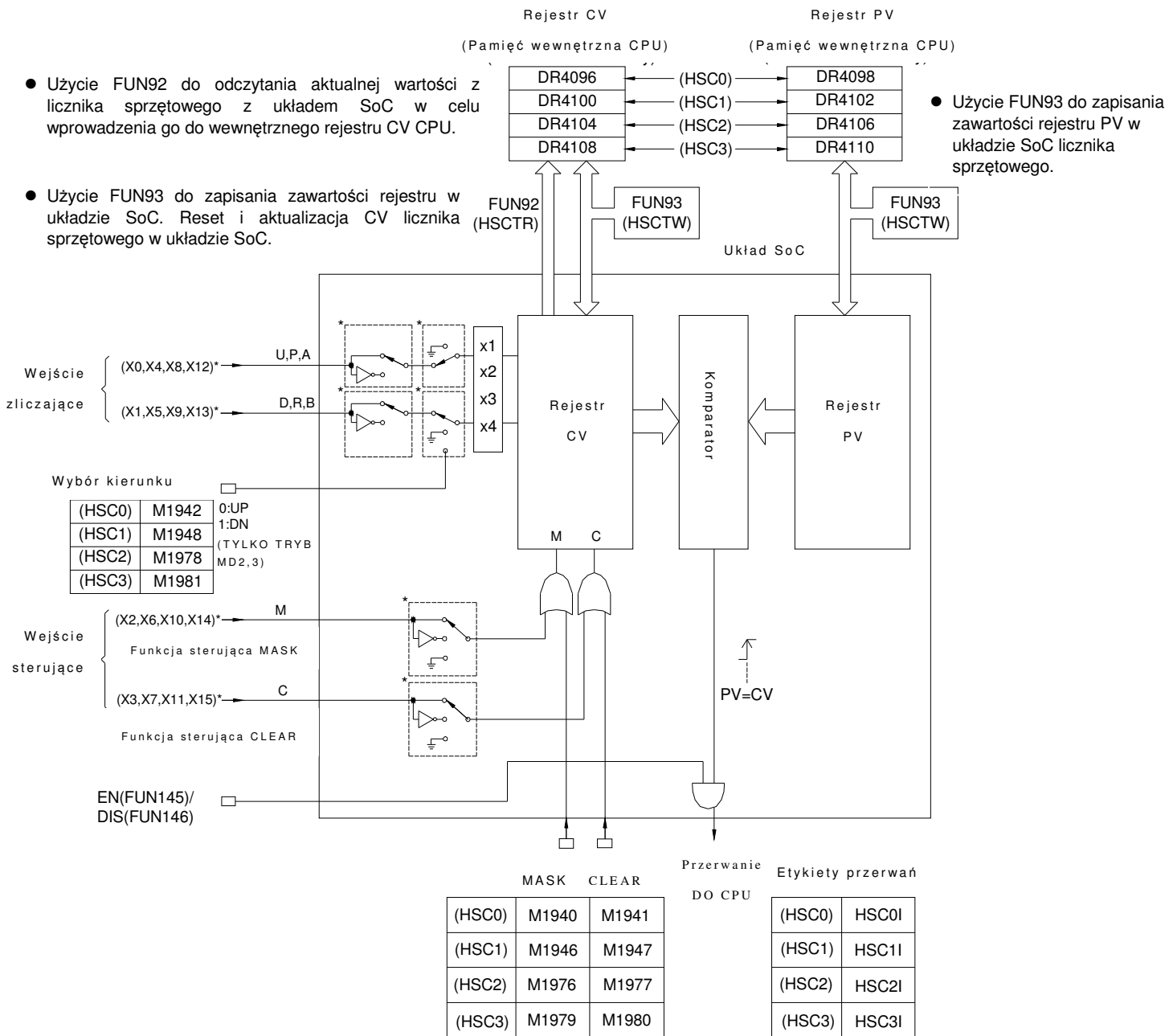
Tryb zliczania			HHSC (HSC0~HSC3)	SHSC (HSC4~HSC7)	Zliczanie impulsów	
					Zliczanie w górę (+1)	Zliczanie w dół (-1)
Góra/Dół	MD 0	U/D	○	○	U	D
	MD 1	U/D×2	○		U	D
Krok/Kierunek	MD 2	P/R	○	○	P	R
	MD 3	P/R×2	○		P	R
Sygnał A/B	MD 4	A/B	○	○	A	B
	MD 5	A/B×2	○		A	B
	MD 6	A/B×3	○		A	B
	MD 7	A/B×4	○		A	B

- Strzałki góra/dół (↑,↓) na narastających/opadających zboczach impulsu wskazują miejsce zliczania (+1 lub -1).

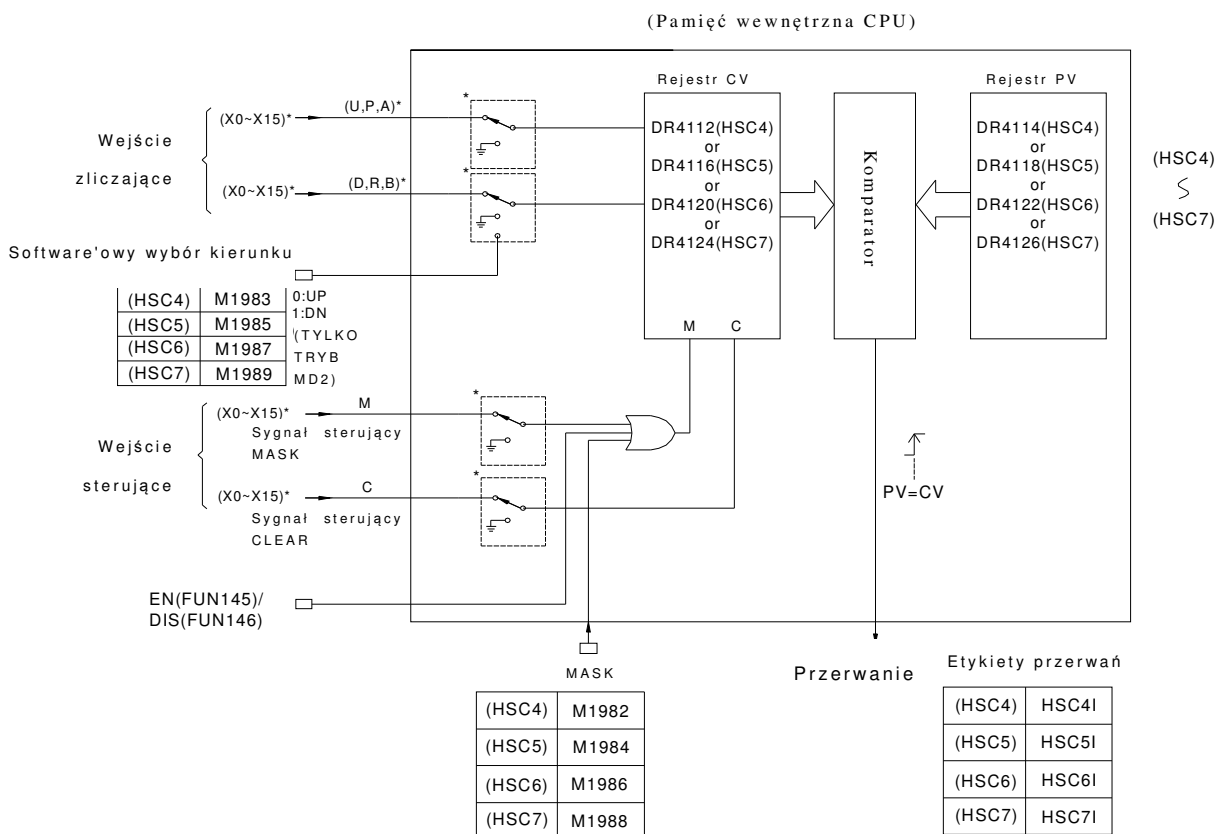
10.2 Architektura systemu szybkiego licznika FBs-PLC

Poniższe schematy przedstawiają architekturę systemu dla liczników HHSC i SHSC FBs-PLC, w której każdy z nich wyposażony jest w wejście wielofunkcyjne oraz funkcje zliczania. Niektóre z funkcji są wbudowane (takie jak numer rejestru CV, numer rejestru PV, etykieta przerwania, znacznik MASK, CLEAR oraz wybór kierunku), dzięki czemu użytkownik nie musi przeprowadzać konfiguracji. Jednakże, niektóre funkcje oznaczone na poniższych schematach jako “*”, wymagają użycia oprogramowania narzędziowego w celu skonfigurowania HSC (takiego jak wybór HSC, tryb zliczania, przypisanie funkcji pod wejście, zmiana polaryzacji oraz ustalenie odpowiedniego numeru wejścia Xn) itp. Szczegółowy opis struktury oraz działania 8 trybów zliczania znajduje się w rozdziałach 10.2.1~10.2.3.

Uwaga: CV (Wartość aktualna); PV (Wartość zadana).



Architektura systemu licznika HHSC (HSC0~HSC3)



Architektura systemu licznika SHSC (HSC4~HSC7)

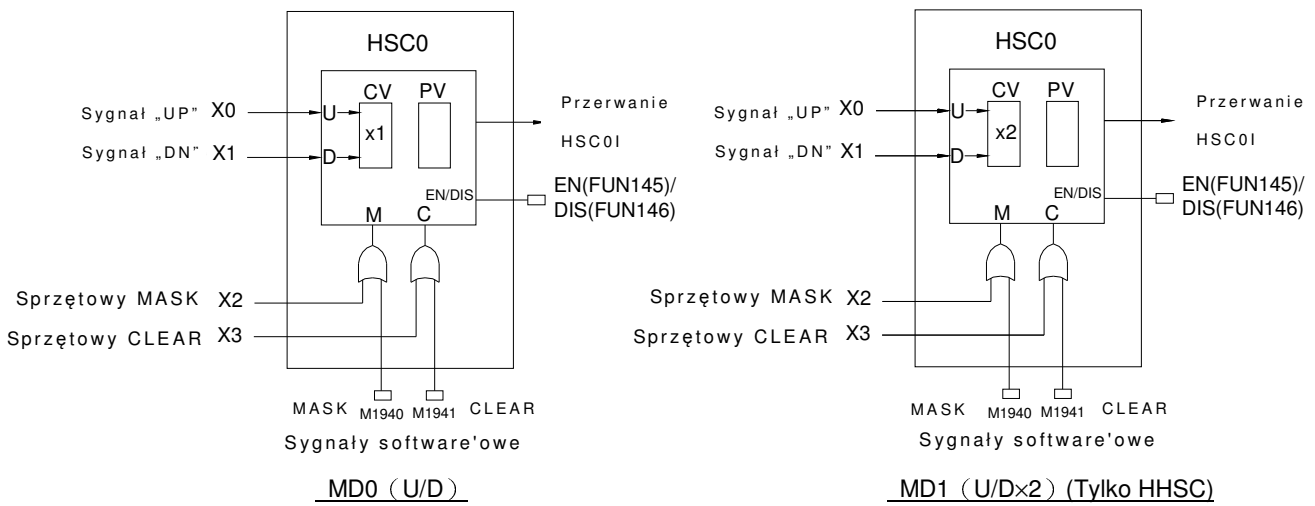
- Wszystkie sygnały sterujące liczników HHSC i SHSC są domyślnie sygnałami aktywnymi wysokimi (tj. stan=1 dla sygnału aktywnego i 0 dla nieaktywnego). W celu dopasowania do polaryzacji czujnika, istnieje możliwość zmiany polaryzacji wejść zliczających HHSC (U, D, P, R, A i B) oraz wejść sterujących (M i C).
- Domyślnie, jeżeli sygnał sterujący MASK M = 1, to impuls zliczany przez HSC będzie maskowany, zliczenie nie zostanie przeprowadzone, a stan wewnętrzny HSC (taki jak CV i PV) pozostanie niezmienny. Licznik HSC będzie działał normalnie tylko w przypadku, gdy sygnał M powróci do stanu „0”. Niektóre czujniki wyposażone są w wyjścia Enable o działaniu odwrotnym do MASK. Jeżeli Enable = 0, liczniki nie będą zliczać i rozpoczną zliczanie tylko, gdy Enable = 1. Wybranie funkcji zmiany polaryzacji MASK umożliwia współpracę z czujnikami wyposażonymi w wyjście Enable.
- Jeżeli sygnał sterujący CLEAR C = 1, to wewnętrzny rejestr CV zostanie wyzerowany i nie zostanie przeprowadzone zliczanie. HSC rozpocznie zliczanie od 0, gdy sygnał C powróci do stanu niskiego. Aby ustawić aktualną wartość zliczania na 0, można wyczyścić rejestr CV (DR4112, DR4116, DR4120 i DR4124) za pomocą programu drabinkowego.
- Układ SoC zawiera cztery zestawy liczników HHSC FBs-PLC, gdzie użytkownik nie ma bezpośredniego dostępu do rejestrów CV lub PV. Użytkownik ma dostęp jedynie do rejestrów CV (DR4096 ~ DR4110) w pamięci wewnętrznej CPU. W idealnym przypadku, zawartość rejestrów CV i PV w układach SoC powinna być aktualizowana równocześnie z rejestrami CV i PV w pamięci wewnętrznej CPU. Aby zachować zgodność pomiędzy dwoma obszarami, muszą one zostać załadowane lub odczytane przez CPU, w momencie, gdy należą one do dwóch różnych obwodów sprzętowych. W celu załadowania rejestrów CV i PV wewnątrz CPU do odpowiednich rejestrów CV i PV (aby umożliwić HHSC kontynuację zliczania od wartości początkowej), należy użyć FUN93. Następnie, należy użyć FUN92, aby odczytać wartość zliczania HHSC rejestru CV w układzie SoC do rejestru CV w CPU (tj. rejestr CV w CPU wyposażony jest w funkcję dwukierunkową). Ponieważ odczyt może być

przeprowadzony tylko w przypadku użycia FUN92 (tak zwany odczyt „próbki”), może pojawić się różnica pomiędzy wartością CV w układzie SoC zliczoną przez HHSC, a wartością CV w CPU. Różnica będzie wzrastać, szczególnie przy dużej częstotliwości zliczania.

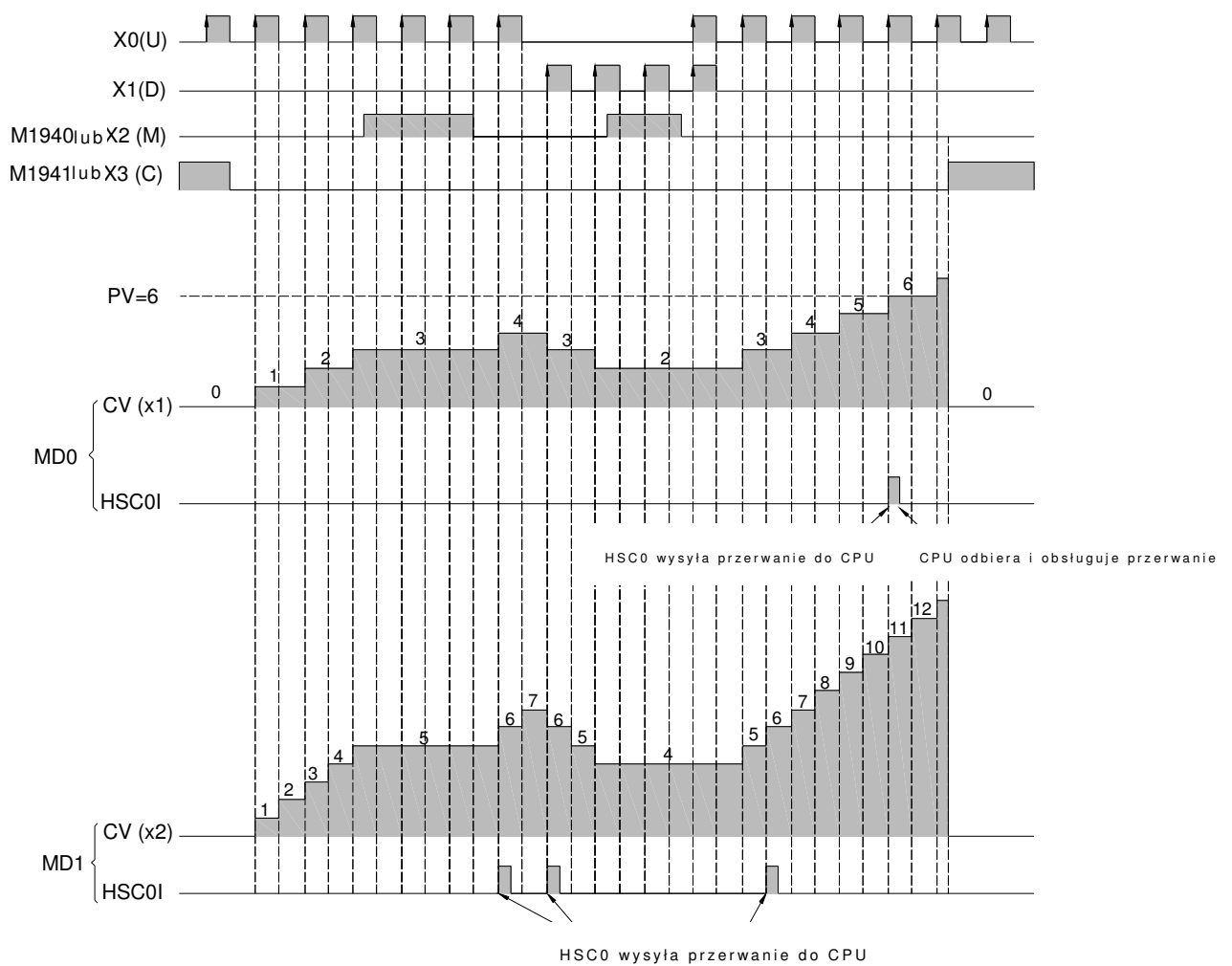
- Jeżeli częstotliwość zliczania jest nieduża lub wymagania dotyczące precyzji pozycjonowania nie są wygórowane, to dla prostego sterowania zliczaniem podczas pozycjonowania odpowiednie będzie użycie FUN92 w programie głównym w celu odczytania aktualnej wartości zliczania oraz wdrożenie instrukcji komparatora.
- Jeżeli wymaganie dotyczące precyzji pozycjonowania jest większe, lub w przypadku wielostrefowego sterowania zliczaniem, to można użyć FUN92 do odczytania aktualnej wartości zliczania w przerwaniu o zadanej podstawie czasowej oraz wdrożyć instrukcję porównawczą w celu uzyskania bardziej precyzyjnego sterowania zliczaniem podczas pozycjonowania.
- Jeżeli wymaganie dotyczące precyzji pozycjonowania jest bardzo wysokie, należy użyć funkcji ustawionego przerwania od licznika sprzętowego. Wartość zadana może zostać załadowana do rejestru PV licznika HHSC przez FUN93. W momencie, gdy wartość CV w HHSC osiągnie zadaną wartość, komparator sprzętowy w HHSC wyśle sygnał do CPU w chwili $CV=PV$ i przejdzie do podprogramu standardowego przerwania w celu realizacji sterowania w czasie rzeczywistym.
- Z drugiej strony, licznik SHSC wykorzystuje metodę przerwania w celu wysłania żądania sygnału przerwania do CPU w momencie, gdy wejście zliczające jest na narastającym zboczku impulsu. Następnie, CPU określa czy należy zmniejszyć czy zwiększyć wartość rejestru wewnętrznego CV (ponieważ rejestr CV w CPU jest rejestrem CV SHSC, nie jest wymagane zastosowanie FUN92 ani FUN 93). Jeżeli przy aktualizacji wartości CV, CPU wykryje, że jest ona równa wartości rejestru PV, natychmiast przejdzie do programu przerwania odpowiedniego SHSC. Sygnał przerwania może zostać wysłany do CPU w przypadku zmiany w zliczaniu SHSC lub zmiany w wejściu sterującym. W celu zatrzymania pracy PLC, może nastąpić wyraźne wydłużenie czasu reakcji PLC lub wywołany może zostać błąd Watchdog. Dlatego też, lepiej jest najpierw użyć licznika HHSC. Jeżeli wymagane jest użycie SHSC, to suma wszystkich częstotliwości wejściowych SHSC FBs-PLC nie powinna przekroczyć 5kHz.
- Żaden ze znaczników, takich jak sygnały MASK, CLEAR i sterowanie kierunkiem, nie jest znacznikiem czasu rzeczywistego. Oznacza to, że mimo że sygnały MASK, CLEAR lub zmiana kierunku zostały ustawione podczas skanowania, zostaną one przesłane do HSC tylko w przypadku, gdy po zakończeniu skanu nastąpi aktualizacja I/O. W związku z tym, nie jest to opcja odpowiednia w przypadku sterowania w czasie rzeczywistym podczas pracy HSC (powinno być to wykorzystywane głównie przy realizacji ustawień wstępnych przed rozpoczęciem pracy HSC). W przypadku, gdy wymagane będzie sterowanie w czasie rzeczywistym, należy wykorzystać sprzętowe sterowanie wejściem lub zastosować instrukcje FUN145(EN), FUN146(DIS), FUN92(HSCTR), i FUN93(HSCTW) itp.
- Każdy licznik HSC wyposażony jest w funkcje ENable(FUN145) i DISable(FUN146). Kiedy SHSC zostanie wyłączony, przestanie zliczać bez funkcji przerwania. Kiedy HHSC zostanie wyłączony, zliczanie nie zostanie przerwane, ale funkcja przerwania będzie wyłączona.

10.2.1 Szybki licznik w trybie góra/dół (MD0 · MD1)

Szybki licznik w trybie góra/dół składa się z wejścia zliczającego impulsy w górę (U) oraz wejścia zliczającego impulsy w dół (D), które są od siebie niezależne i nie ma pomiędzy nimi żadnych zależności fazowych. Kiedy na wejściu impulsowym wystąpi narastające zbocze impulsu (dla MD1, zarówno zbocze narastające, jak i opadające), to wartość CV zmieni się o +1 (U) lub -1 (D). To samo dzieje się, gdy narastające (lub opadające) zbocza impulsu U i D wystąpią jednocześnie (nastąpi ich równe przesunięcie). Oba tryby mają wbudowane sygnały sterujące MASK i CLEAR (CLEAR jest niedostępna dla SHSC). Jeżeli funkcje nie są używane, ich stan (tzn. M1940 i M1941) musi być utrzymywany na „0”. Oprócz wbudowanych sygnałów MASK i CLEAR, skonfigurować można także sygnały sprzętowe MASK i CLEAR. Algorytm MASK realizowany jest najpierw jako funkcja OR sterowania sprzętowego i software'owego, a następnie wynik przesyłany jest do sygnału sterującego M HSC MASK oraz podobnie dla CLEAR. Poniżej przedstawione zostały uproszczone schematy funkcji skonfigurowane oddzielnie dla MD0 i MD1.

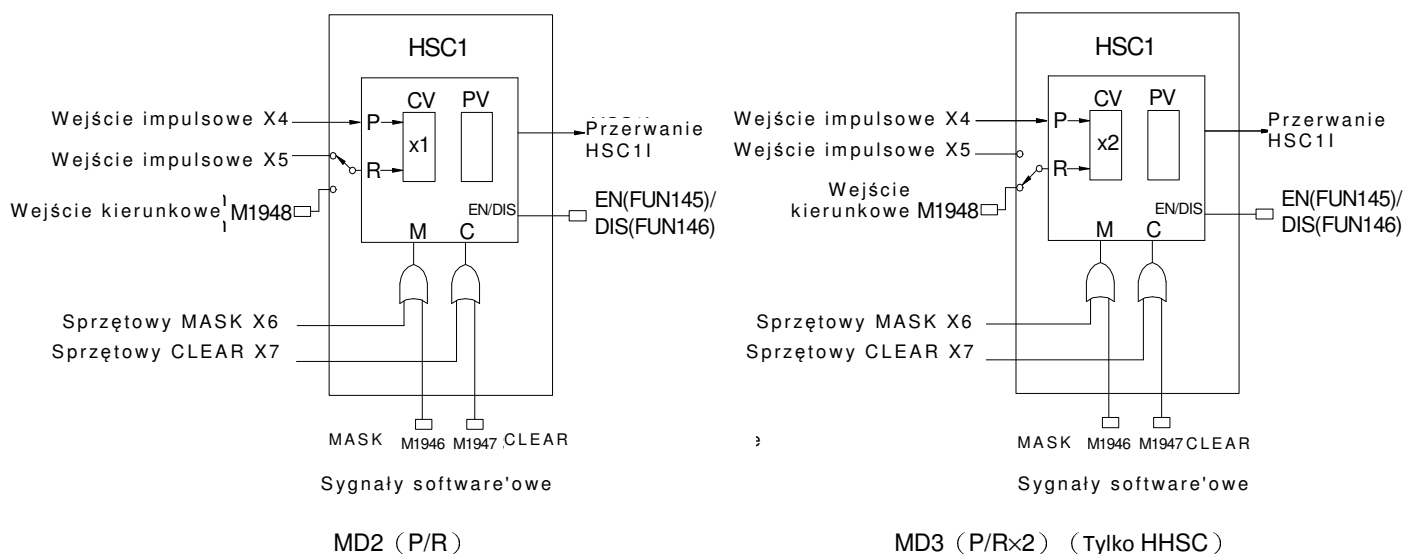


Poniżej przedstawiono przebiegi HSC skonfigurowanego w tryb zliczania góra/dół przy wartości PV ustawionej na 6:



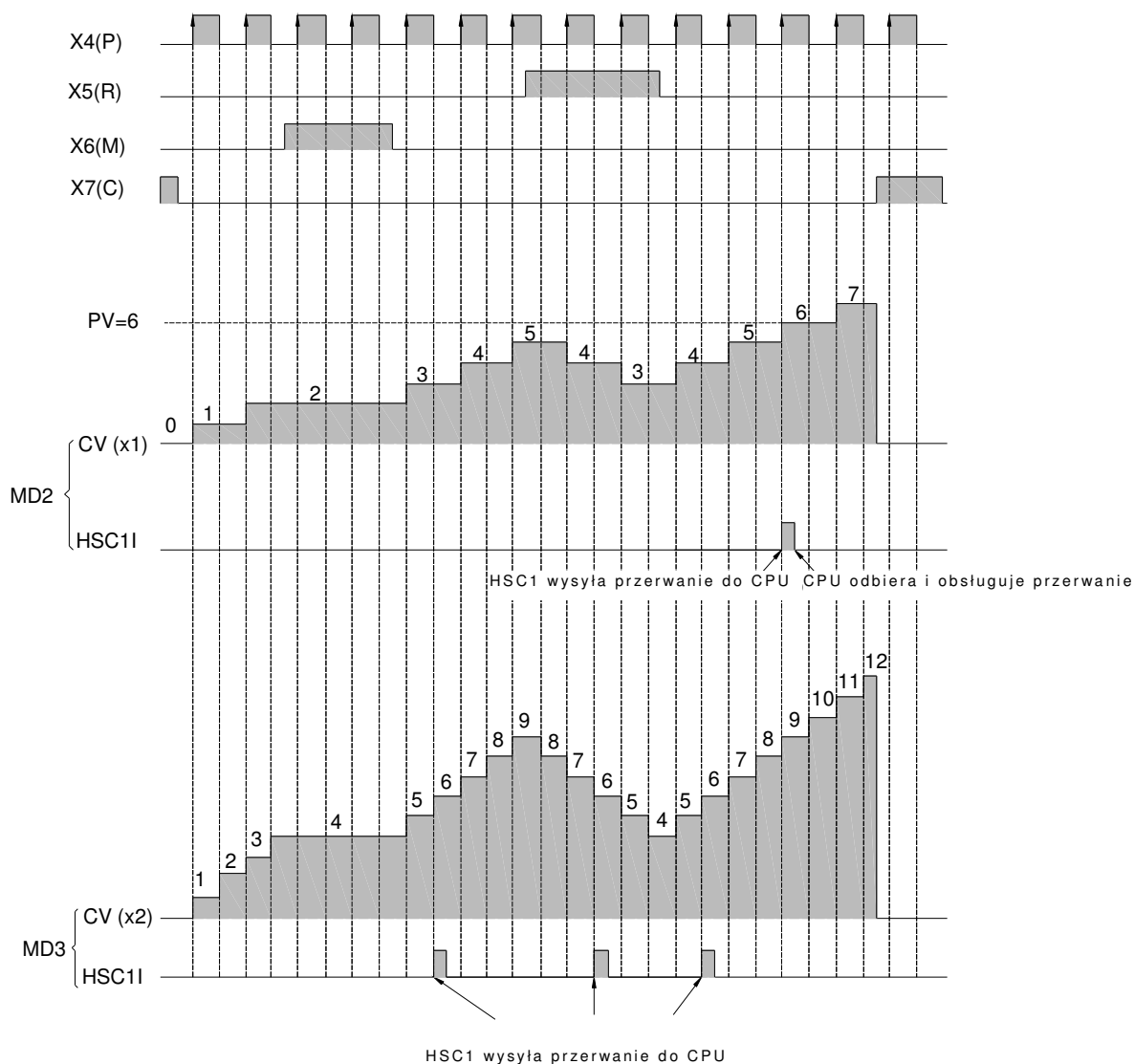
10.2.2 Szybki licznik w trybie wejścia krok/kierunek (MD2, MD3)

Szybki licznik w trybie wejścia krok/kierunek składa się z jednego wejścia zliczającego impulsy P (pulse). Wymaga on dodatkowego wejścia kierunkowego R (direction) w celu ustalenia, czy w momencie pojawienia się w zliczanym impulsie zbocza narastającego (dla MD3, zarówno zbocza narastającego jak i opadającego) wartość CV (wart. akt.) powinna być zmieniona o +1 (R=0) czy -1 (R=1). To samo dotyczy zliczania MD2 i MD3, z takim wyjątkiem, że MD2 zlicza tylko zbocza narastające (+1 lub -1), natomiast MD3 zlicza zarówno zbocza narastające jak i opadające impulsu PS (podwójna liczba zliczeń w stosunku do MD2). Oba te tryby mają wbudowane sygnały sterujące MASK i CLEAR (CLEAR jest niedostępna dla SHSC). Jeżeli sygnały nie są używane, ich stan (tj. M1946 i M1947 w poniższym przykładzie) musi być utrzymywany na „0”. Oprócz wbudowanych sygnałów software'owych MASK i CLEAR, można skonfigurować sygnały sprzętowe MASK i CLEAR. Algorytm MASK realizowany jest najpierw przez funkcję OR sterowania sprzętowego i software'owego, a następnie wynik przesyłany jest do funkcji sterującej HSC. Tak samo realizowany jest algorytm CLEAR. Poniżej przedstawione zostały uproszczone schematy HSC1 skonfigurowanego oddzielnie dla MD2 i MD3.



Wybór kierunku MD2 i MD3 licznika HSC (HHSC lub SHSC) może być realizowany przez wejścia zewnętrzne (takie jak X5 w powyższym przykładzie) lub specjalny znacznik w CPU (taki jak M1948 w powyższym przykładzie) w celu ograniczenia wykorzystania zewnętrznych punktów wejściowych.

Poniżej przedstawiono schemat przebiegów pokazujący zależności pomiędzy zliczaniem i sterowaniem dla dwóch liczników HSC. W przykładzie tym, wartość PV wynosi 6.



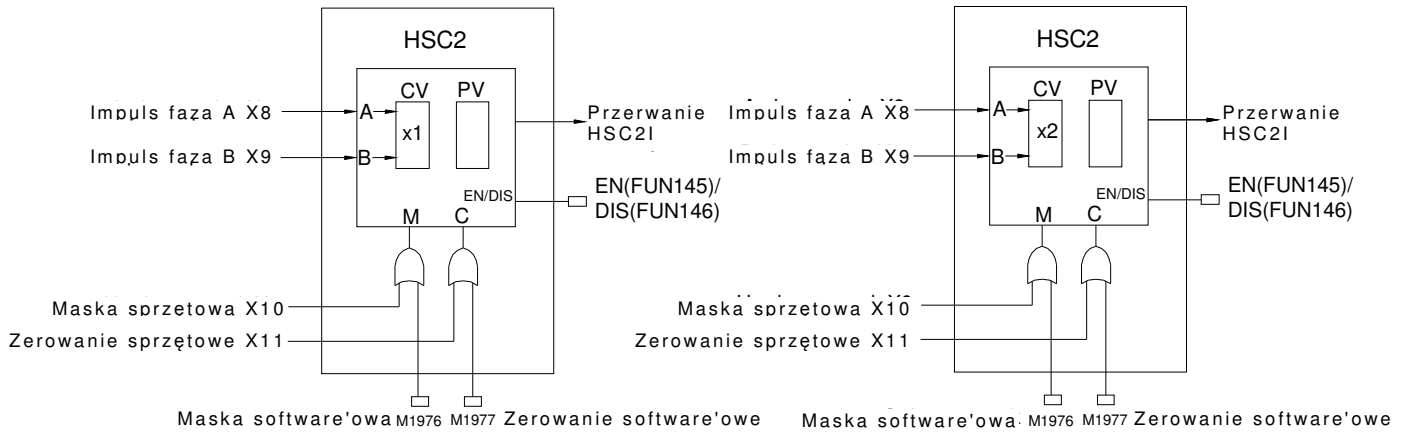
10.2.3 Szybki licznik w trybie wejścia zliczającego fazy A/B (MD4,MD5,MD6,MD7)

Szybki licznik w trybie wejścia zliczającego fazy A/B wyposażony jest w wejście impulsowe fazy A i fazy B z wartością zliczania +1 lub -1, stosownie do zależności fazowej pomiędzy nimi, tj. zależności pomiędzy zliczaniem obu faz. Jeżeli faza A znajduje się przed fazą B, to wartość CV powinna być zmieniona o +1. W innym wypadku powinna być zmieniona o -1. Zliczanie fazy A/B przez HSC we wszystkich czterech trybach MD4 (A/B), MD5 (A/B×2), MD6 (A/B×3) i MD7 (A/B×4) jest zbliżone. Różnice są następujące:

- ① MD4 (A/B) : Zbocze narastające A zwiększa CV o 1, gdy A jest przed B, natomiast zbocze opadające A zmniejsza CV o 1, gdy A jest za B.
- ② MD5 (A/B×2) : Zbocza narastające i opadające A zwiększają CV o 1, gdy a jest przed B i zmniejszają CV o 1, gdy A jest za B (dwa razy więcej zliczeń niż dla MD4).
- ③ MD6 (A/B×3) : Zbocza narastające i opadające A i zbocze narastające B zwiększają CV o 1, gdy A jest przed B. Zbocza narastające i opadające A oraz zbocze opadające B zmniejszają CV o 1, gdy A jest za B (trzy razy więcej zliczeń niż dla MD4).

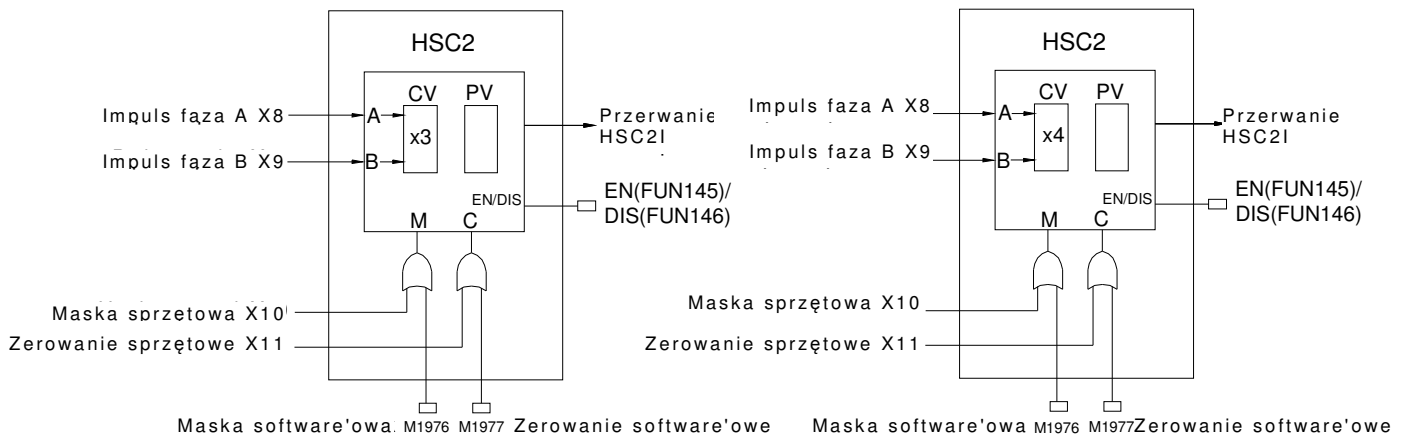
- ④ MD7 (A/B×4): Zbocza narastające i opadające A i B zwiększają CV o 1, gdy A jest przed B, natomiast zbocza narastające i opadające A i B zmniejszają CV o 1, gdy A jest za B (cztery razy więcej zliczeń niż dla MD4).

Pozostałe tryby HSC MD4 ~ MD7 wyposażone są w software'owe sygnały MASK i CLEAR (CLEAR jest niedostępny dla SHSC). Jeżeli funkcje sterujące nie są używane, ich stan (tj. M1946 i M1947 w poniższym przykładzie) musi być utrzymywany na „0”. Oprócz software'owych sygnałów MASK i CLEAR, skonfigurować można także sygnały sprzętowe MASK i CLEAR. Algorytm MASK realizowany jest najpierw przez funkcję OR sterowania sprzętowego i software'owego, a następnie wynik przesyłany jest do funkcji sterującej HSC. Tak samo realizowany jest algorytm CLEAR. Poniżej przedstawione zostały uproszczone schematy HSC2 skonfigurowanego oddzielnie dla czterech trybów HSC MD4~MD7.



MD4 (A/B)

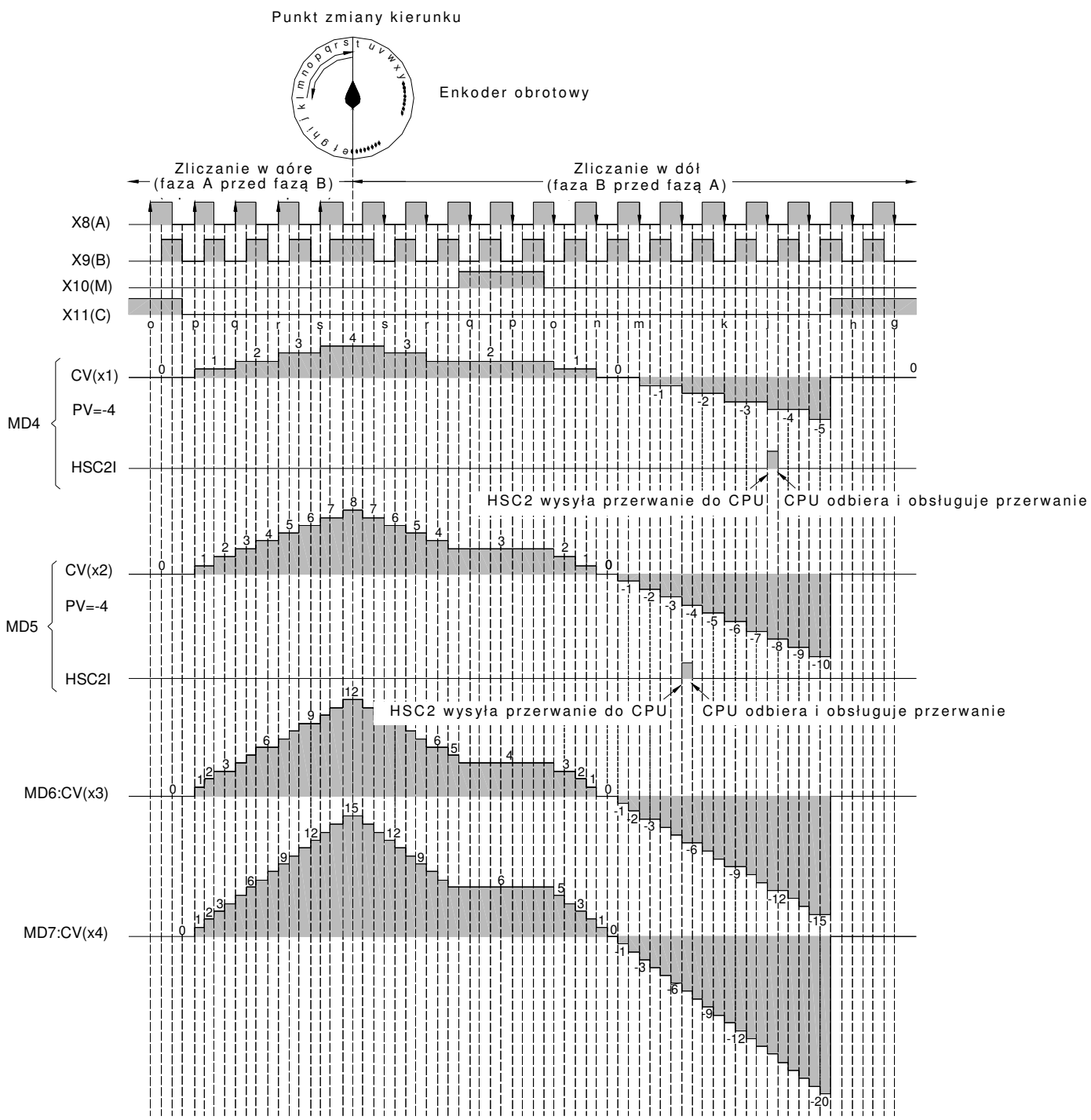
MD5 (A/B×2) (Tylko HHSC)



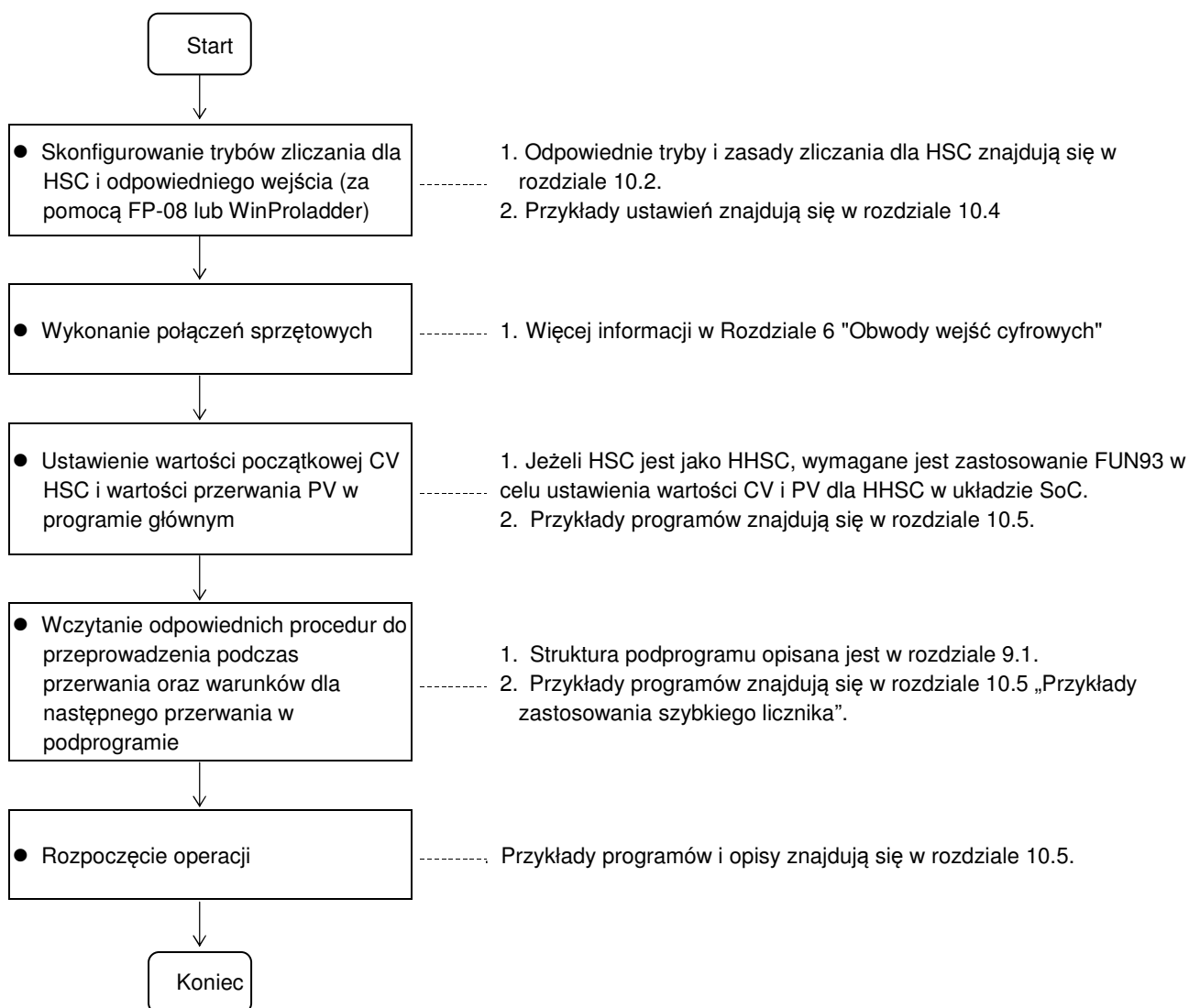
MD6 (A/B×3) (Tylko HHSC)

MD7 (A/B×4) (Tylko HHSC)

Poniżej przedstawiony został uproszczony schemat zależności pomiędzy zliczaniem a sterowaniem dla czterech trybów HSC przy wartości PV ustawionej jako -4.



10.3 Procedura zastosowania szybkiego licznika FBs-PLC



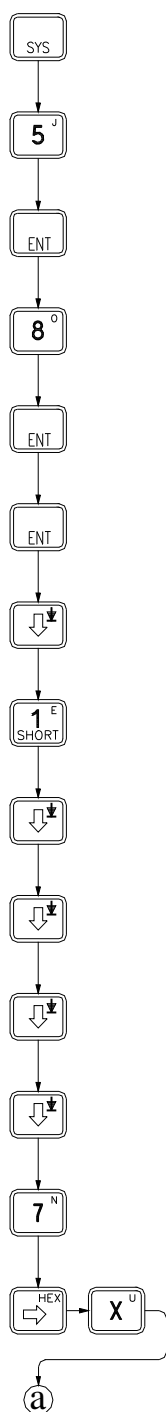
10.4 Konfiguracja HSC/HST

10.4.1 Konfiguracja HSC/HST (za pomocą FP-08)

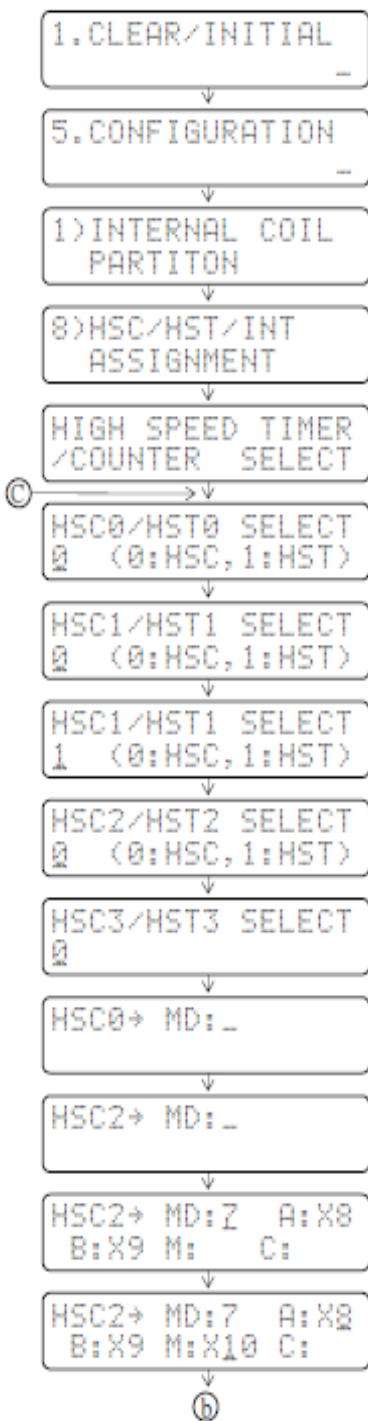
W rozdziale tym, do opisu konfiguracji HSC jako przykład wykorzystany zostanie ekran FP-08. Procedura konfiguracji HSC składa się z następujących 5 kroków:

- ① Wybranie elementu spośród HSC/HST (jedynie HHSC umożliwia taki wybór). Jeżeli wybrany został HSC, przejście do następnego kroku. W przypadku HST nic więcej nie jest wymagane.
- ② Wybranie odpowiednich trybów zliczania dla HSC (MD0~MD7). Po wpisaniu numeru trybu, FP-08 automatycznie wyświetli nazwy wejść zliczających i sterujących HSC dla danego trybu oraz pole do wprowadzenia przez użytkownika numeru zewnętrznego punktu wejściowego Xn. Puste pole trybu oznacza, że HSC nie jest używany.
- ③ Określenie, czy odpowiednie wejścia zliczające (U, D, P, R, A i B) oraz sterujące (M i C) mają być zastosowane czy nie (Jeżeli wejście nie będzie używane, należy zostawić wolne pole; jeżeli będzie używane, wprowadzić wartość Xn. Po ustaleniu wartości wejściowych Xn HHSC, wprowadzenie liczby „X”. FP-08 automatycznie wygeneruje ustawioną wartość n).
- ④ Określenie, czy polaryzacja poszczególnych wejść zliczających (U, D, P, R, A i B) HHSC jest odwrócona, czy nie, w celu dopasowania do polaryzacji enkodera (0: polaryzacja nie odwrócona, 1: odwrócona. Ustawienie domyślne: 0).
- ⑤ Określenie, czy polaryzacja poszczególnych wejść sterujących (M i C) HHSC jest odwrócona, czy nie, w celu dopasowania do polaryzacji enkodera (0: polaryzacja nie odwrócona, 1: odwrócona. Ustawienie domyślne: 0).

【Klawisze do naciśnięcia】

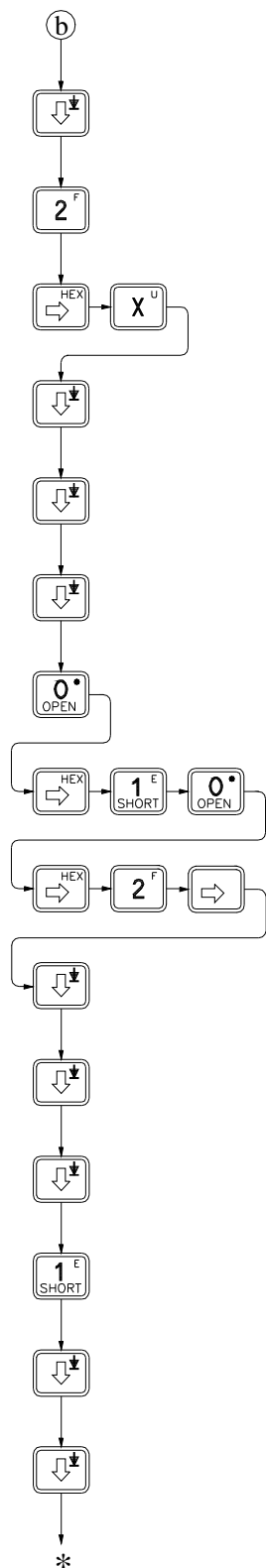


【Wyświetlenie】

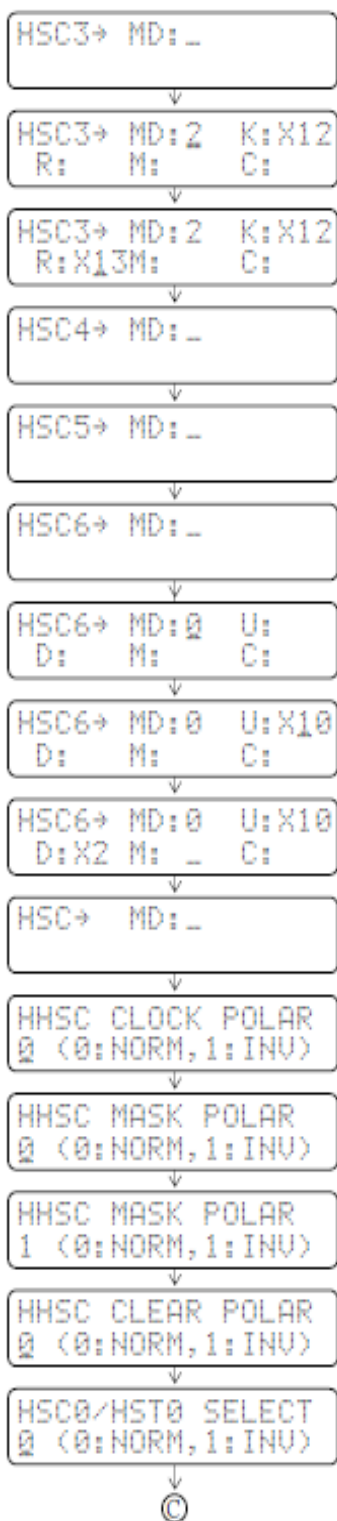


- HSC0 ustawiony jest jako HSC
- HSC1 ustawiony jest jako HSC
- HSC1 wykorzystany jest jako szybki licznik HST1
- HSC2 ustawiony jest jako HSC
- HSC3 ustawiony jest jako HSC
- Pole MD jest puste co oznacza, że HSC0 nie jest używany
- Nie ma potrzeby konfigurowania HSC1, ponieważ został on ustawiony jako HST (brak wyświetlenia).
- Pole MD HSC2 jest puste, co oznacza, że MD nie jest używany
- Po wciśnięciu klawisza 7, wyświetlone zostaną odpowiednie nazwy wejścia MD7 i automatycznie wprowadzone zostaną wartości ustawione dla A i B (X8 i X9)
- Jeżeli wymagana jest funkcja MASK, należy wcisnąć klawisz X, co spowoduje automatyczne wprowadzenie wartości 10

【 Klawisze do naciśnięcia】



【Wyświetlenie】



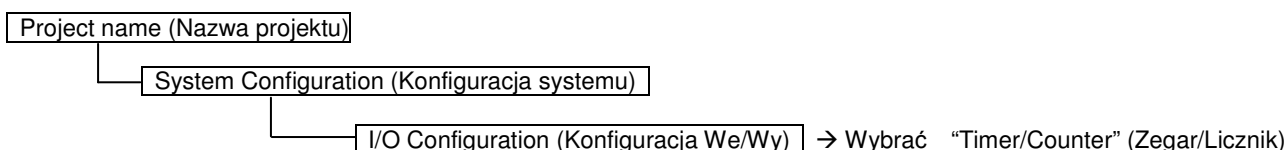
- Wciśnięcie klawisza 2, spowoduje automatyczne wprowadzenie wartości P
- Przesuń kursor na R i wciśnij „X”. Wartość natychmiast zmieni się na X13 i należy ją zmienić , aby możliwa była kontrola kierunku pracy urządzenia
- HSC4 nie jest używany
- HSC5 nie jest używany
- HSC6 ustawiony jest jako MD0 i automatycznie wyświetlą się nazwy odpowiednich wejść MD0 SHSC
- Ustaw X10 jako impuls zliczany w górę „U” dla HSC6
- Ustaw X2 jako impuls zliczany w dół “D” dla HSC6
- HSC7 nie jest używany
- Wszystkie wejścia zliczające każdego HHSC(HSC0~HSC3) ustawione są jako nieodwrócone
- Wszystkie sygnały MASK HHSC ustawione są jako nieodwrócone
- Zmień wszystkie wejścia MASK HHSC na odwrócone (w przykładzie stan MASK zmienia się na Enable)
- Wszystkie sygnały CLEAR HHSC ustawione są jako nieodwrócone
- Zakończ konfigurację i powrót do ekranu startowego (wybór HSC0/HST0)

- Wartość wejściową można zmienić poprzez bezpośrednie wprowadzenie nowej wartości do nadpisania. W razie potrzeby usunięcia wprowadzonej wartości, należy użyć przycisku **CLR**
- Puste pole (bez żadnej wartości wejściowej) oznacza, że wykorzystanie HSC lub wejścia nie jest wymagane.
- Wyświetlenie „pulse” w poprzednim przykładzie oznacza „Wejście zliczające”, tj. U i D, P i R lub A i B licznika HHSC.

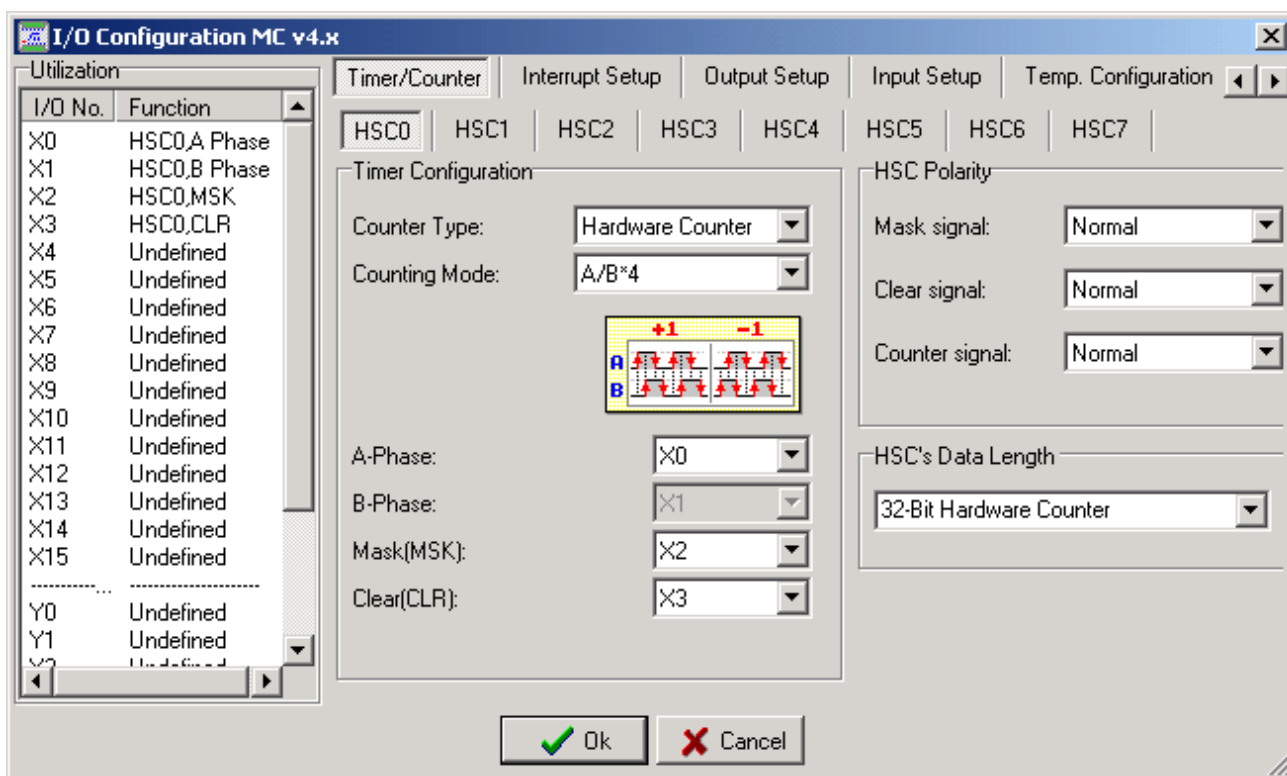
- „POLAR” oznacza „POLARYZACJĘ”, tj. wybór pomiędzy polaryzacją odwróconą, a nieodwróconą
- Punkty wejściowe dla odpowiednich wejść zliczających i sterujących HHSC są stałe. W związku z tym, w „przykładach konfiguracji” podanych powyżej wystarczy dla każdego wejścia HHSC wprowadzić „X” w celu zaznaczenia, że dane wejście będzie użyte. FP-08 lub WinProladder automatycznie ustawi wartość X, dla której nie będzie dopuszczalna żadna zmiana. Użytkownik może wybrać dowolne wejścia zliczające lub sterujące SHSC z zakresu X0~X15. Dlatego też, wymagane jest wprowadzenie zarówno „X”, jak też numeru n punktu wejściowego dla SHSC.

10.4.2 Konfiguracja HSC/HST (za pomocą WinProladder)

Kliknij „I/O Configuration” w oknach projektu:



Okno „Timer/Counter” umożliwia wybór dowolnego zegara lub licznika.



--- 《Konfiguracja Zegara/Licznika (Timer/Counter)》 ---

- 【 Counter Type 】 : Wybór licznika sprzętowego lub sprzętowego zegara.
- 【 Counting Mode 】 : Wybór trybu zliczania (Przykład: U/D 、 P/R 、 A/B.....)
- 【 A-Phase 】 : Wybór sygnału wejściowego narastającego. W przypadku trybu zliczania P/R, elementem tym będzie PLS. W przypadku trybu zliczania U/D, elementem tym będzie „UP”.
- 【 B-Phase 】 : Wybór sygnału wejściowego opadającego. W przypadku trybu zliczania P/R, elementem tym będzie DIR. W przypadku trybu zliczania U/D, elementem tym będzie DN.

【 Mask[MSK] 】 : Wybór wejścia MASK.

【 Clear[CLR] 】 : Wybór wejścia CLEAR.

--- 《 Polaryzacja HSC (HSC Polarity) 》 ---

【 Mask signal 】 : Określenie czy sygnał MASK jest odwrócony czy nie.

【 Clear signal 】 : Określenie czy sygnał CLEAR jest odwrócony czy nie.

【 Counter signal 】 : Określenie czy sygnał COUNTER jest odwrócony czy nie.

--- 《 HSC's Data Length 》 ---

Do wyboru jest tryb 32-bitowego licznika sprzętowego lub zegara 16-bitowego + licznika 16-bitowego. W trybie 32-bitowego licznika sprzętowego, do zapisania wartości zliczanej wykorzystywane są dwa rejestry. W trybie zegara 16-bitowego + licznika 16-bitowego, jeden rejestr używany jest do zapisania wartości zliczania, a drugi rejestr jest zegarem cyklicznym.

W poniższej tabeli przedstawione zostały adresy wszystkich ustawianych lub wybieranych punktów wejściowych, sygnałów MASK i CLEAR, funkcji wyboru kierunku oraz inne elementy dla HHSC i SHSC:

Typ		MA/MC/MN							
		HHSC				SHSC			
		HSC0	HSC1	HSC2	HSC3	HSC4	HSC5	HSC6	HSC7
Rejestr CV		DR4096	DR4100	DR4104	DR4108	DR4112	DR4116	DR4120	DR4124
Rejestr PV		DR4098	DR4102	DR4106	DR4110	DR4114	DR4118	DR4122	DR4126
Wejście zliczające	U,P lub A	X0	X1/X4	X4/X5/X8	X5/X12	X0~X15	X0~X15	X0~X15	X0~X15
	D,R lub B	X1	X5	X9	X13	X0~X15*	X0~X15*	X0~X15*	X0~X15*
Wejście sterujące	Mask	X2	X6	X10	X14	X0~X15	X0~X15	X0~X15	X0~X15
	Clear	X3	X7	X11	X15	X0~X15	X0~X15	X0~X15	X0~X15
Sygnał software'owy MASK		M1940	M1946	M1976	M1979	M1982	M1984	M1986	M1988
Sygnał software'owy CLEAR		M1941	M1947	M1977	M1980	Bezpośrednie zerowanie rejestru CV			
Wybór kierunku (tylko MD2,3)		M1942	M1948	M1978	M1981	M1983	M1985	M1987	M1989
Nazwa etykiety dla przerwania		HSC0I	HSC1I	HSC2I	HSC3I	HSC4I	HSC5I	HSC6I	HSC7I

* Jeżeli SHSC pracuje w trybie MD2(P/R), wybór kierunku następuje za pomocą specjalnego znacznika M1983、M1985、M1987 i M1989.

- W trybie A-B (HHSC jako MD4~MD7、SHSC jako MD4), wejście A/B musi być użyte jako para X8 i X9 (numer

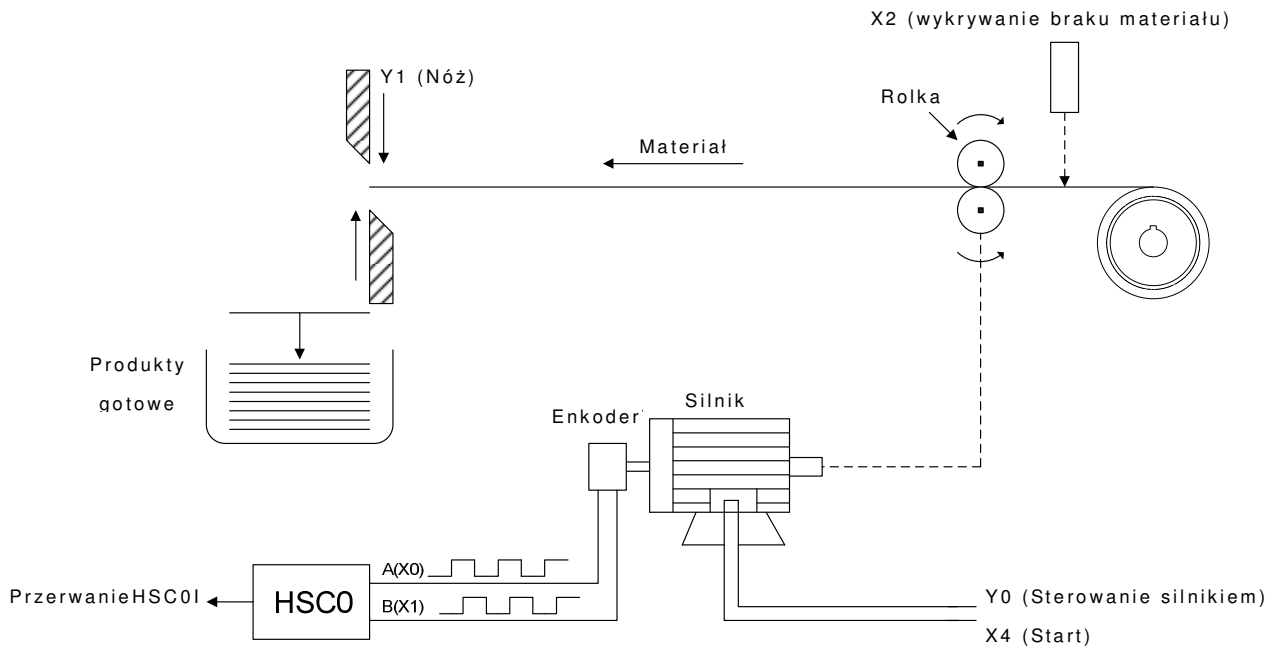
parzysty to faza A, natomiast nieparzysty to faza B)

- Punkty wejściowe X0~X15 wymienione w powyższej tabeli mogą być ustawione tylko raz (tj. wykorzystane jako jedna funkcja) i nie mogą być użyte po raz drugi.
- Częstotliwość FBs-MN może wynosić do 920 kHz (faza pojedyncza i faza AB)
- Częstotliwość FBs-MC może wynosić do 200 kHz (faza pojedyncza i faza AB)
- Częstotliwość FBs-MA może wynosić do 20 kHz (faza pojedyncza) i 10kHz (faza AB)
- Suma częstotliwości wejść SHSC nie może przekroczyć 5 kHz. Im wyższa częstotliwość, tym dłuższy będzie czas skanu CPU.

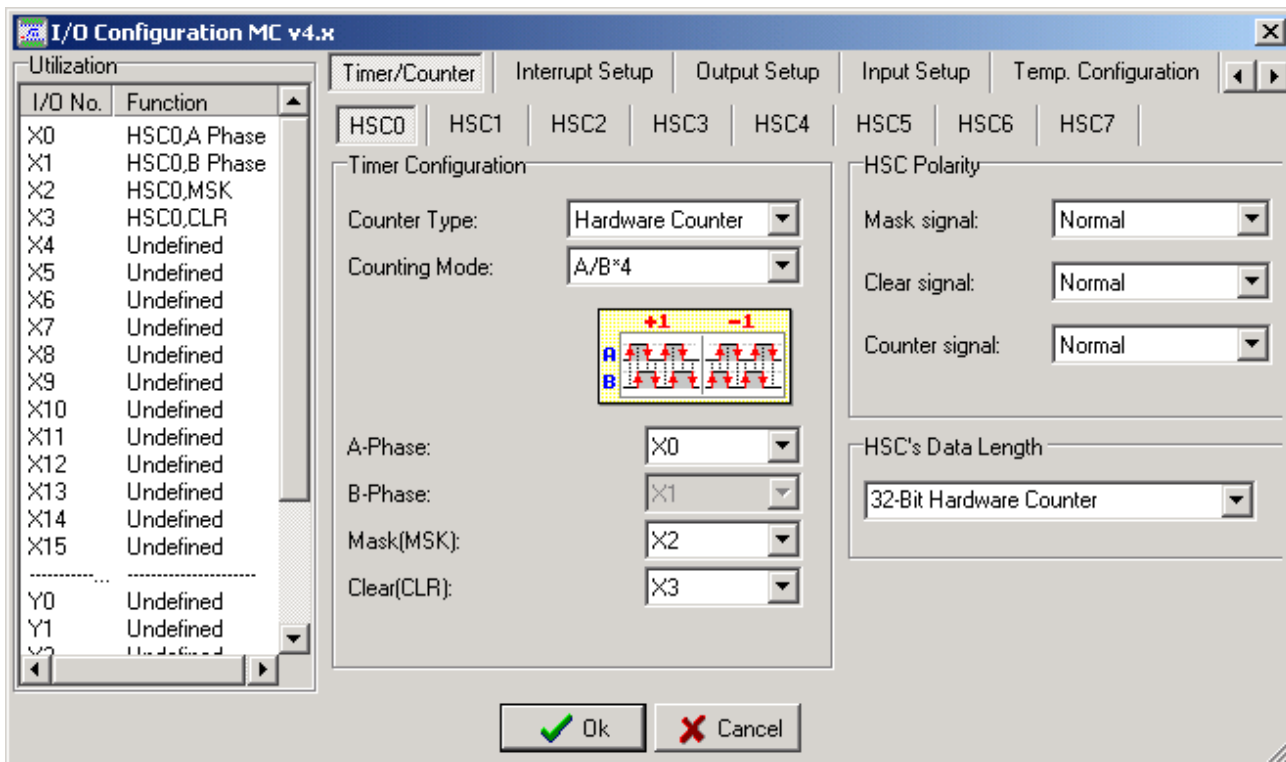
10.5 Przykłady zastosowania szybkiego licznika

Przykład 1 Poniższy przykład ilustruje zastosowanie szybkiego licznika do sterowania cięciem odcinków materiału o równej długości.

Mechanizm

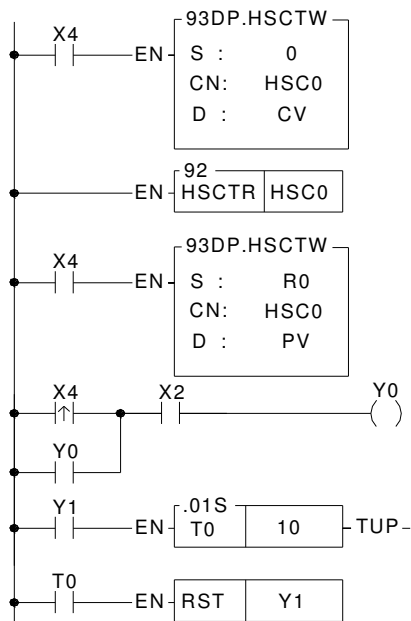


Konfiguracja HSC (Ustawienie HSC0 na MD7 i zakończenie konfiguracji)



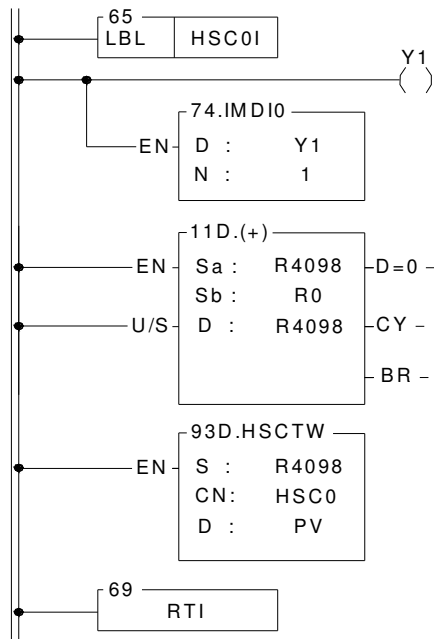
Program sterujący

【Program główny】



- Wykorzystanie FUN93 do zapisania wartości aktualnej rejestru CV dla HSC0 w układzie SoC
CN =0 wskazuje na HSC0
D =0 wskazuje na CV
- Wykorzystanie FUN92 do odczytania zliczonej wartości z rejestru CV dla HSC0 w układzie SoC (zapis do DR4096)
- Zapisanie wartości długości cięcia DR0 do DR4098 i wykorzystanie FUN93 do zapisania tej wartości do rejestru PV dla HSC0 w układzie SoC
CN =0 wskazuje na HSC0
D =1 wskazuje na PV
- Uruchomienie silnika
- Włączenie cięcia Y1 na 0.1 sekundy

【Podprogram】



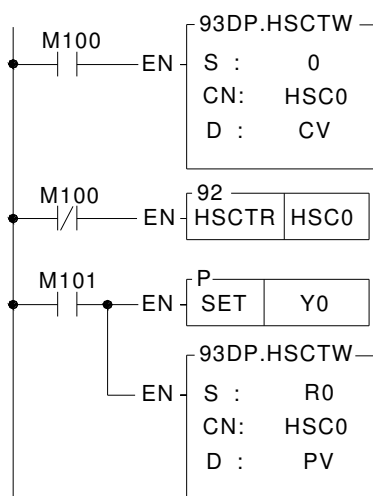
- Jeżeli CV=PV HSC0 w układzie SoC, sprzęt automatycznie zrealizuje podprogram przerwania oznaczony jako HSC0I
- W przypadku zliczenia w górę, włącza Y1 (aby rozpocząć cięcie materiału)
- Natychmiastowe odświeżenie stanu Y1 w celu zredukowania błędu spowodowanego czasem skanu
- Obliczenie nowej pozycji cięcia i załadowanie PV dla HSC0

【Opis】

1. Główny program zainicjuje wartość CV HSC0 (CV=0) i przeniesie wartość długości (DR0) do PV HSC0 przed uruchomieniem Y0 w celu włączenia silnika przesuwającego materiał.
2. Kiedy wartość CV osiągnie PV, do PV dodana zostanie długość R0 przed ponownym załadowaniem wartości PV HSC0.
3. Po zejściu całego materiału z rolek, uruchomi się detektor braku materiału X2 i wyłączony zostanie silnik.

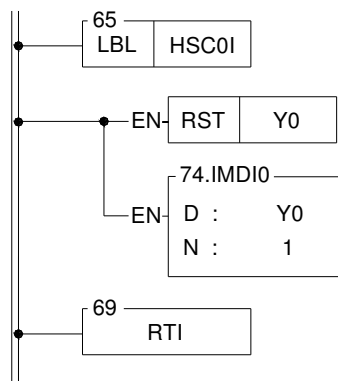
Przykład 2 Przykład na szybki licznik sprzętowy z wykorzystaniem przerwania

【Program główny】



- Wykorzystanie FUN93 do zapisania wartości rejestru do wartości aktualnej CV dla HSC0 w układzie SoC (reset)
CN =0, reprezentuje HSC0
D =0, reprezentuje CV
- Wykorzystanie FUN92 do odczytania zliczonej wartości CV dla HSC0 w układzie SoC (zapis do DR4096)
CN=0, reprezentuje HSC0
- Po zmianie M101 z 0→1, włącza Y0 (rozpoczęcie pracy)
- Wykorzystanie FUN93 do zapisania wartości rejestru do wartości nastawionej PV dla HSC0 w układzie SoC. Wartość ta jest wartością ustawioną dla funkcji przerwania od licznika
CN=0, reprezentuje HSC0
D =1, reprezentuje PV

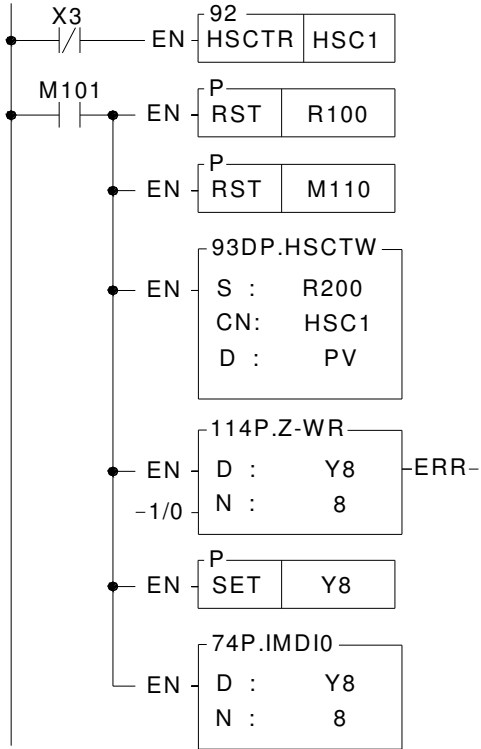
【Podprogram】



- Etykieta przerwania szybkiego licznika sprzętowego HSC0
- Kiedy przyjdzie pora, Y0 zostanie wyłączone (zatrzymanie)
- Umożliwienie natychmiastowego odświeżenia Y0
(w innym wypadku nastąpi opóźnienie związane z czasem skanowania Y0)

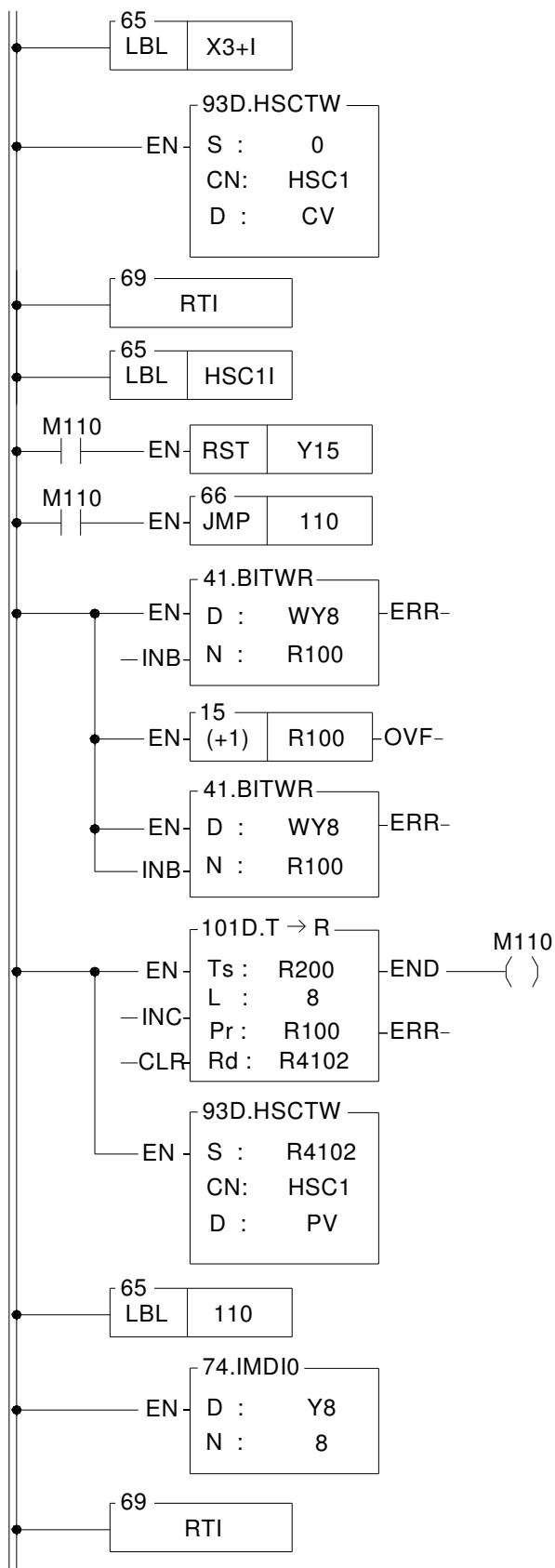
Przykład 3

Przykład natychmiastowej odpowiedzi wielostrefowego szybkiego zliczania na przerwanie

【Program główny】

- Wykorzystanie FUN92 do odczytania zliczonej wartości z rejestru CV HSC1 w układzie SoC i zapisanie jej w rejestrze wartości aktualnych DR4100.
CN =1, reprezentuje HSC1
- Po zmianie M101 0→1, nastąpi wyzerowanie rejestru wskaźnika.
- Ustawienie flagi ostatniej strefy na OFF (wyłączona)
- Wykorzystanie FUN93 do zapisania wartości rejestru do wartości nastawionej PV dla HSC1 w układzie SoC. Wartość ta jest wartością ustawioną dla zliczania w górę.
CN =1, reprezentuje HSC1
D =1, reprezentuje PV
- Wyłącza Y8~Y15
- Ustawia Y8 na „ON” (włączony). Ustawienie to reprezentuje obecność Y8 w strefie 0.
- Natychmiast ustawa wartość wyjściową Y8~Y15

【Podprogram】



- Oznaczenie etykiety przerwania dla zbocza narastającego X3 jako X3+1 (musi być oznaczone jako wejście przerywające dla zbocza narastającego X3)
- Po zmianie X3 z 0→1, wykorzystanie FUN93 do zapisania wartości rejestru do wartości aktualnej CV dla HSC1 w układzie SoC (reset).
CN = 1, reprezentuje HSC1
D = 1, reprezentuje CV
- Podprogram przerwania szybkiego licznika sprzętowego oznaczonego jako HSC1I
- Wyłączenie Y15 po zakończeniu ostatniej strefy.
- Ustawienie wyjścia poprzedniej strefy na OFF (wyłączone)
- Ustawienie punktu wskaźnika następną strefę.
- Ustawienie wyjścia następnej strefy na ON (włączone)
- Przesunięcie wartości zliczanej następnej strefy (rozpoczynając od wskaźnika rejestru DR200) do wstępnie ustawionego rejestru DR4102
- W przypadku, gdy jest to ostatnia strefa, M110 jest włączone.
- Wykorzystanie FUN93 do zapisania wartości rejestru do wartości ustawionej PV dla HSC1 w układzie SoC. Wartość ta jest wartością przerwania dla zliczania w górę.
CN =1, reprezentuje HSC1
D =1, reprezentuje PV
- Natychmiastowe odświeżenie wyjść Y8~Y15

10.6 Szybki zegar FBs-PLC

Minimalna jednostka zliczania (podstawa czasowa) standardowego PLC może wynosić maksymalnie 1ms. Do tego czasu należy dodać także odchyłkę czasu skanu. Dlatego też, w przypadku, gdy wymagana jest bardziej precyzyjna synchronizacja (np.: przy użyciu zegara we współpracy z HSC w celu pomiaru częstotliwości), konieczne jest zastosowanie szybkiego zegara (HST).

FBs-PLC ma wbudowany szybki zegar (HSTA) o podstawie czasowej równej 16 bitów/0.1ms oraz, jak opisano wcześniej, cztery 32-bitowe szybkie liczniki (HSC0~HSC3) HHSC, które mogą pracować jako szybki zegar (HST0~HST3) o podstawie czasowej 32 bity/0.1ms. W związku z tym, FBs-PLC może być wyposażony maksymalnie w pięć szybkich zegarów. Wszystkie szybkie zegary mogą być włączane lub wyłączane (domyślnie są włączone) za pomocą instrukcji EN (FUN145) i DIS (FUN146). HSTA i HST0~HST3 opisane zostały poniżej.

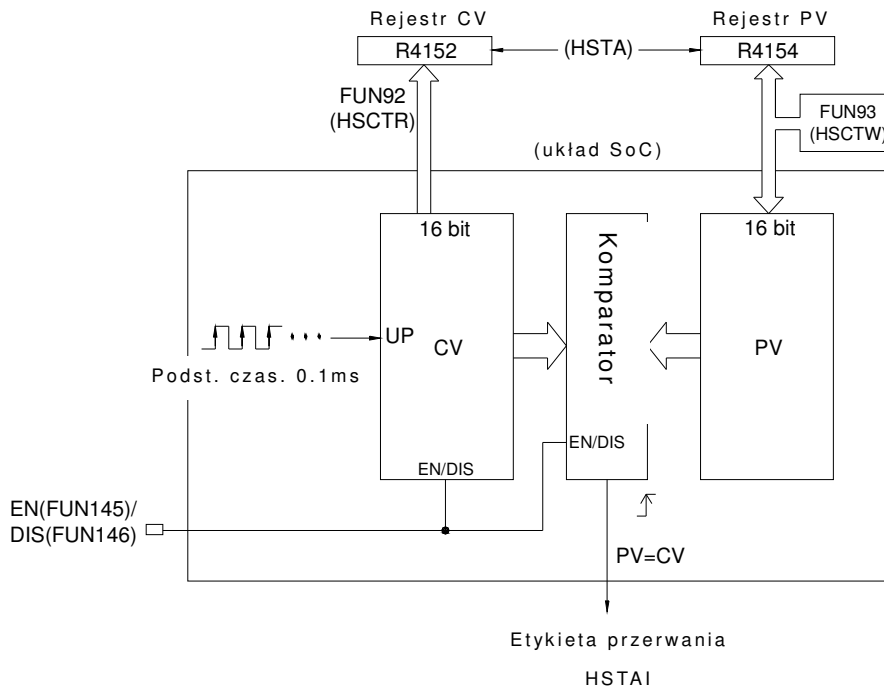
Najkorzystniejszą podstawą czasową dla większości standardowych PLC jest 10ms. Jednakże niektóre PLC mogą być wyposażone w szybki zegar o podstawie czasowej równej 1ms. W przypadku, gdy brane są pod uwagę odchylenia w czasie skanu PLC (np.: jeżeli czas skanu wynosi 10ms, podczas, gdy podstawa czasowa równa jest 1ms, to całkowite odchylenie w czasie nadal przekracza 10ms), wartość 1ms przestaje być znacząca. Dlatego też, takie rodzaje PLC nie mogą być zastosowane do precyzyjnej synchronizacji. FBs-PLC o podstawie czasowej równej 0.1ms nie wykazuje żadnych odchyżeń w czasie skanu dzięki sygnałowi przzerwania gwarantującego 100-krotnie większą precyzję niż w przypadku standardowego zegara PLC. Tak precyzyjne urządzenie może być wykorzystane w wielu zastosowaniach wymagających precyzyjnej synchronizacji.

10.6.1 Szybki zegar HSTA

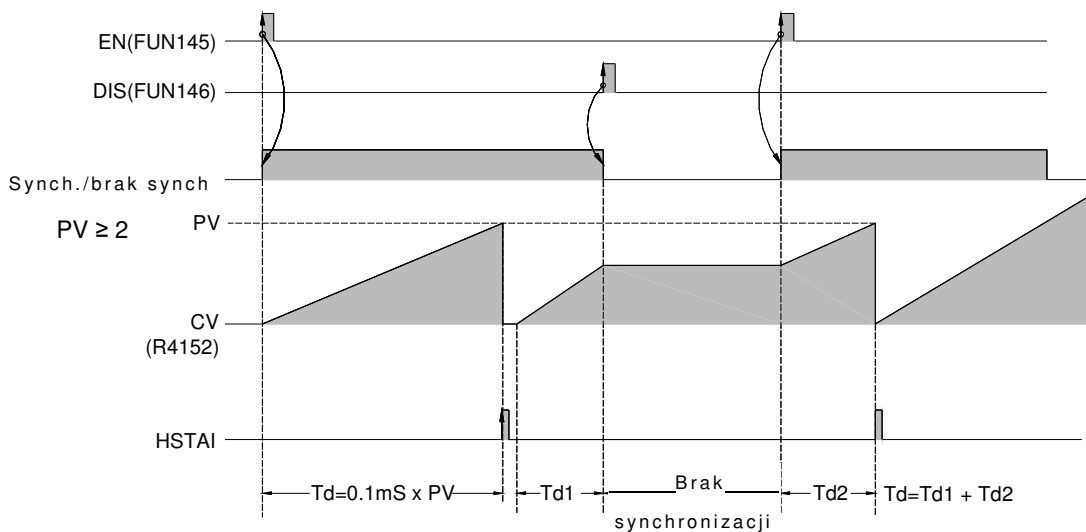
HSTA jest 16-bitowym zegarem sprzętowym wbudowanym w układ SoC. Jako licznik HHSC, musi on wykorzystywać instrukcję FUN93 (HSCTW) w celu ustawienia wartości PV dla HSTA w układzie SoC oraz instrukcję FUN92 (HSCTR) w celu odczytu CV. HSTA może być wykorzystany jako zegar charakteryzujący się dwiema różnymi funkcjami. FBs-PLC wykorzysta go jako ogólny 16-bitowy zegar opóźniający, gdy $PV \geq 2$ oraz jako 32-bitowy zegar cykliczny, gdy $PV=0$.

A. 16-bitowy szybki zegar opóźniający HSTA

Po rozpoczęciu synchronizacji przez HSTA, zegar opóźniający wygeneruje opóźnienie o długości $PV \times 0.1\text{ms}$ przed wysłaniem przerwania. Kiedy $PV > 0$, HSTA służy jako 16-bitowy zegar opóźniający, a jego wartość PV może być ustawiona jako 0002H~FFFFH, tj. czas opóźnienia może być ustawiony jako 0.2ms~6.5535 sekund. Poza bardziej precyzyjną podstawą czasową oraz możliwością natychmiastowego wysłania sygnału przerwania w celu zapewnienia większej precyzji zegara, zakres zastosowania HSTA jest identyczny jak w przypadku standardowego zegara. Poniżej przedstawiono schemat blokowy dla HSTA wykorzystywanego jako zegar opóźniający. Szczegóły dotyczące działania i zastosowania znajdują się w Rozdziale 10.6.3 "Przykłady programów".



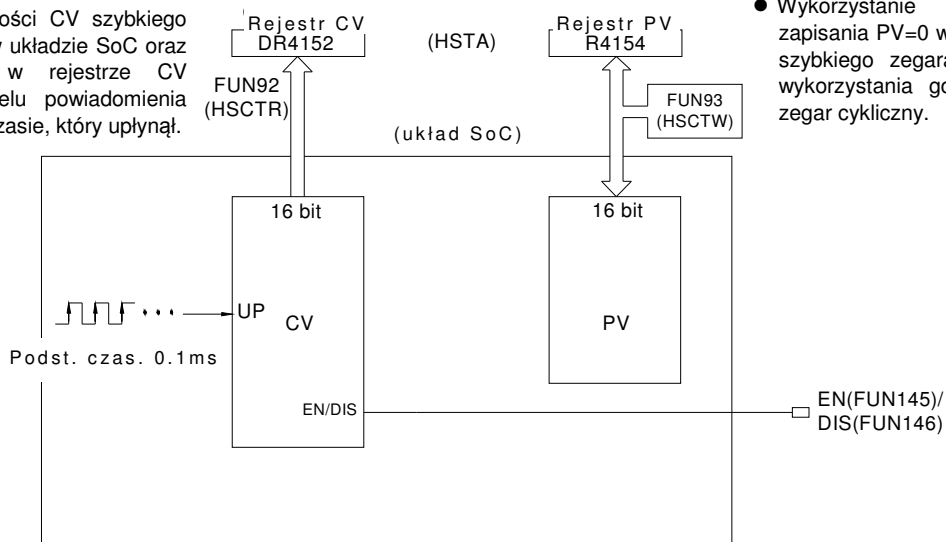
- Wykorzystanie FUN93 do zapisania PV rejestru szybkiego zegara HSTA w układzie SoC pracującego jako zegar opóźniający (dla każdej nastawy zegara realizuje on przerwanie ze znacznikiem "HSTAI").



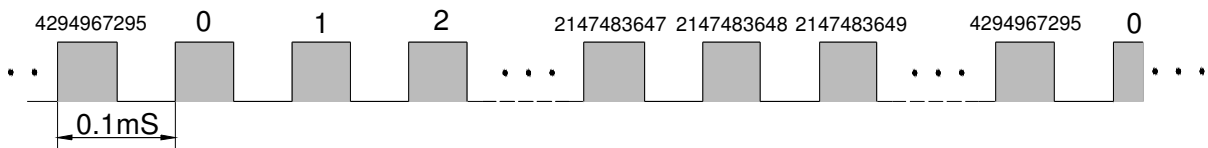
B. 32-bitowy szybki zegar cykliczny HSTA

Tak zwany "zegar cykliczny" jest zegarem, który dodaje 1 do swojej aktualnej wartości w każdym ustalonym okresie oraz w sposób ciągły przeprowadza cykliczne zliczanie. Jego wartość CV wynosić będzie 0, 1, 2, ... 2147483647, 2147483648, 2147483649, 4294967295, 0, 1, 2, ... (przy podstawie czasowej 0.1ms, łączny czas będzie równy CV x 0.1ms). Zegar cykliczny jest zegarem zliczającym w górę podstawy czasowej równej 0.1ms, mogącym pracować nieprzerwanie i być wykorzystanym do odczytania każdych dwóch zdarzeń w czasie ich wystąpienia oraz obliczenia przedziału czasowego pomiędzy pojawieniem się wspomnianych zdarzeń. Przedstawiony poniżej schemat B jest schematem blokowym dla HSTA wykorzystanego jako 32-bitowy zegar cykliczny. Jak widać na schemacie, gdy PV zegara cyklicznego wynosi 0, zegar ten nie wyśle sygnału przerwania. Aby uzyskać wartość zegara, należy użyć FUN92 w celu odczytania wartości CV z układu SoC i zapisania jej w 32-bitowym rejestrze CV (DR4152) PLC. Zegar cykliczny stosowany jest zazwyczaj w celu osiągnięcia większej precyzji przy detekcji prędkości obrotowej (obr./min.) w sytuacji, gdy zmiana takiej prędkości jest duża lub bardzo nieznaczna. Opis znajduje się w przykładzie w Rozdziale 10.6.3.

- Wykorzystanie FUN92 do odczytania wartości CV szybkiego licznika HSTA w układzie SoC oraz zapisania jej w rejestrze CV (DR4152) w celu powiadomienia użytkownika o czasie, który upłynął.



- Wykorzystanie FUN93 do zapisania PV=0 w rejestrze nastaw szybkiego zegara HSTA w celu wykorzystania go jako 32-bitowy zegar cykliczny.



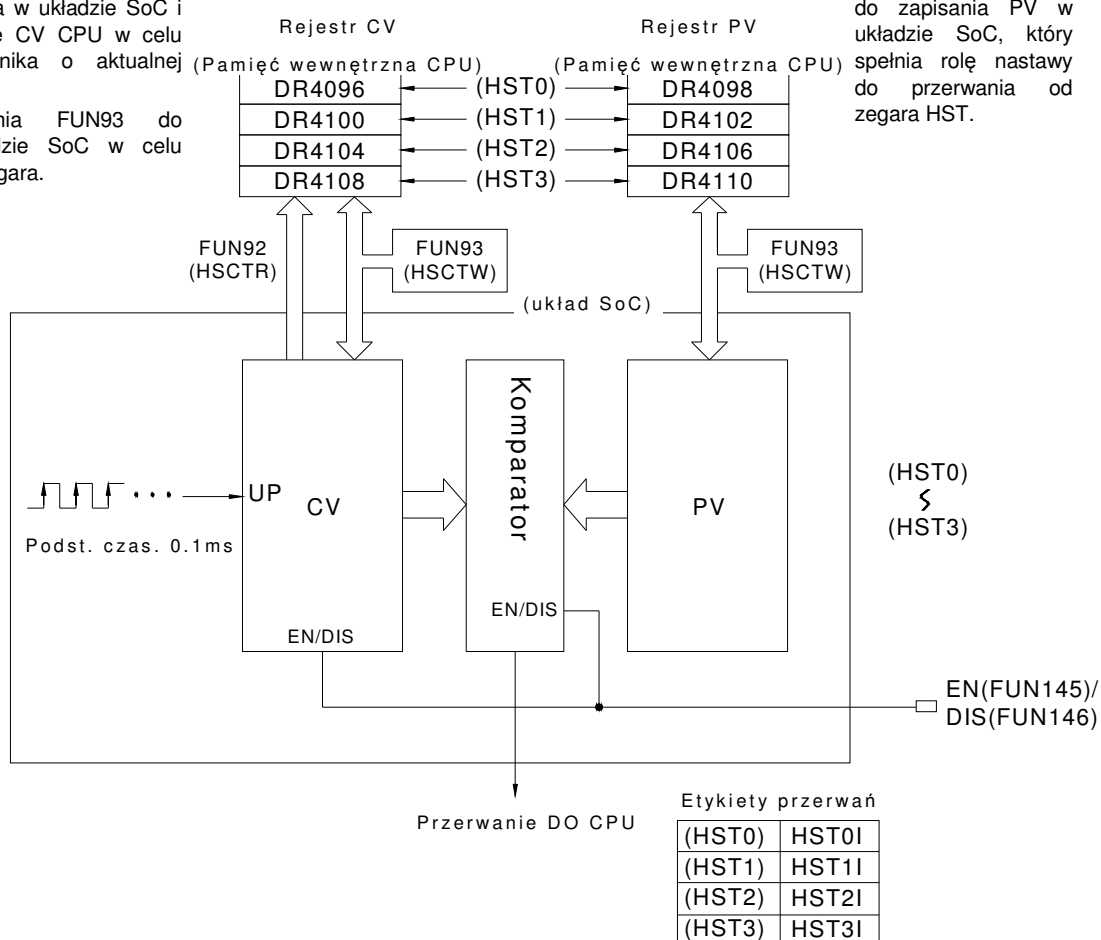
10.6.2 Szybki zegar opóźniający HST0~HST3

A. Szybki zegar opóźniający HST0~HST3

HHSC (HSC0~HSC3) może zostać skonfigurowany jako cztery 32-bitowe szybkie zegary opóźniające, HST0~HST3. Charakteryzują się tymi samymi funkcjami oraz podstawą czasową co 16-bitowy zegar opóźniający, z wyjątkiem tego, że w przypadku HST0~HST3, aby ustawić HHSC jako HST, należy jedynie wybrać "1" w opcji Wyboru Jednostki HSC/HST w punkcie 8 "HSC/HST/INT" FP-08 lub w konfiguracji WinProladder. Należy odnieść się do przykładu (pokazującego konfigurację HSC1 jako HST1) w Rozdziale 10.4 "Konfiguracja HSC/HST". Poniżej przedstawiono schemat blokowy dla HHSC ustawionego jako HST. Zakres zastosowań jest identyczny jak w przypadku 16-bitowego HSTA. Należy odnieść się do Rozdziału 10.6.4 "Przykłady programów".

- Wykorzystanie FUN92 do odczytania aktualnej wartości zegara w układzie SoC i zapisania jej w rejestrze CV CPU w celu powiadomienia użytkownika o aktualnej wartości zegara.
- Możliwość wykorzystania FUN93 do zapisania CV w układzie SoC w celu zresetowania wartości zegara.

- Wykorzystanie FUN93 do zapisania PV w układzie SoC, który spełnia rolę nastawy do przzerwania od zegara HST.

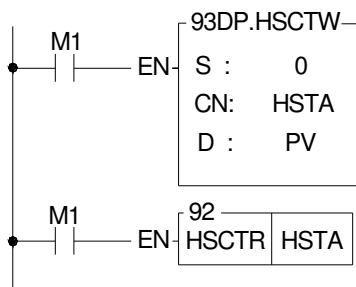


B. 32-bitowy zegar cykliczny HST0~HST3

W zależności od wymagania, HHSC (HSC0~HSC3) można skonfigurować jako zegary 32-bitowe HST0~HST3. Co każde 0.1ms, rejestr aktualnych wartości zegara w układzie SoC będzie zwiększany o 1. Użytkownik może wykorzystać instrukcję FUN92 do odczytu aktualnej wartości zegara i zapisania jej do rejestrów CV (DR4096, DR4100, DR4104, i DR4108) CPU. W związku z tym, zawartość rejestru CV CPU będzie 0, 1, 2,, 7FFFFFFFH, 80000000H,, FFFFFFFFH, 0, 1, itp. wariacji wartości dla zegara 32-bitowego. Dzięki technice obliczania przedziału czasu pomiędzy dwoma zdarzeniami, można otrzymać nieskończoną liczbę 32-bitowych zegarów o podstawie czasowej 0.1ms.

10.6.3 Przykłady zastosowań szybkiego zegara HSTA

Przykład 1 HSTA pracujący jako 32-bitowy zegar cykliczny

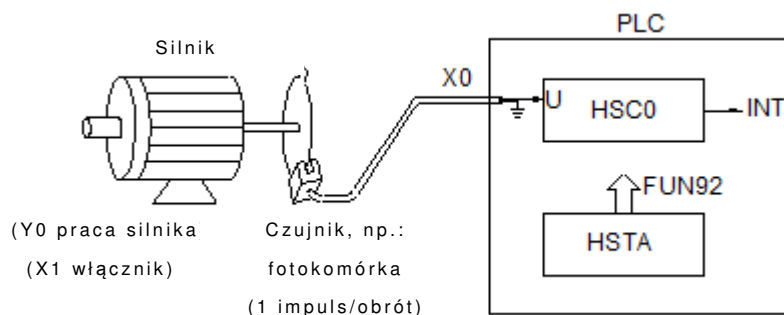


- Wykorzystanie FUN93 do zapisania ustawionej wartości do rejestru PV HSTA w układzie SoC.
CN =4, reprezentuje HSTA
D =1, reprezentuje PV
- Wykorzystanie FUN92 do odczytania aktualnej wartości zegara HSTA w układzie SoC i zapisania jej w DR4152 (DR4152 zmienia się cyklicznie na 0,1,2,,FFFFFFF,0,1,2,.....Jednostka to 0.1ms)
- CN =4, reprezentuje HSTA

Przykład 2 Przykład zastosowania zegara cyklicznego

W przykładzie tym zastosowano HSTA jako zegar cykliczny współpracujący z HSC0 w celu odczytania przedziału czasowego do nagromadzenia 10 impulsów i wysłania sygnału przerwania po każdym 10 impulsach oraz natychmiastowego odszukania wymaganej wartości obr./min. (RPM) (liczba impulsów jest stała przy zmianie czasu).

Mechanizm

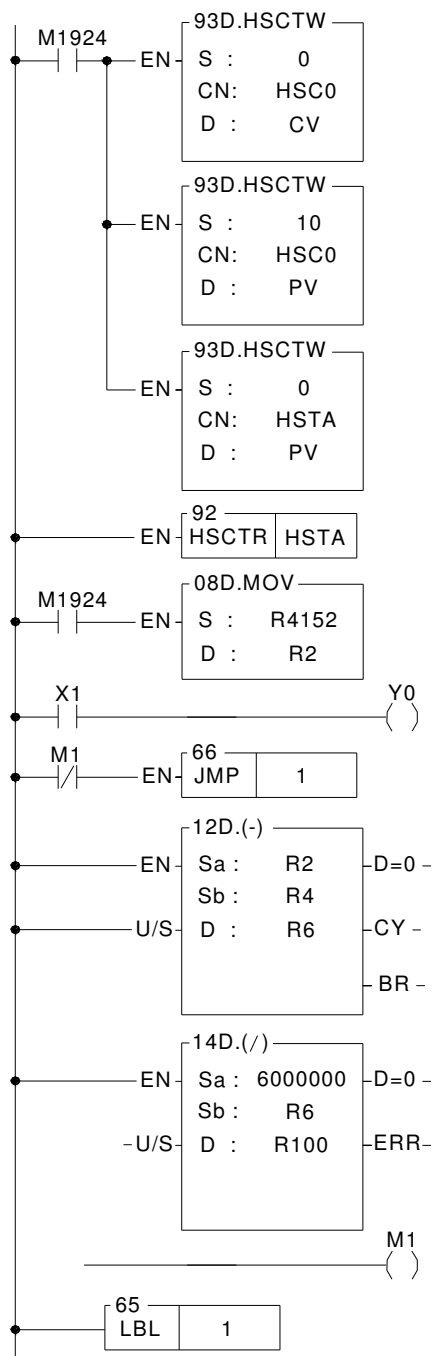


Konfiguracja HSC i HST

- ① Ponieważ HSTA jest wbudowany, konfiguracja nie jest wymagana. Należy po prostu ustawić PV =0 w celu ustawienia go jako 32-bitowy zegar cykliczny.
- ② W celu rozpoczęcia współpracy z czujnikiem, należy ustawić HSC0 jako licznik zliczający w górę o pojedynczym wejściu (MD0, ale wykorzystać tylko wejście U).

Wszystkie pozostałe ustawienia (polaryzacja wejść zliczających i sterujących) są stałe (nieodwrócone) i nie należy ich zmieniać.

【Program główny】



- Wykorzystanie FUN93 do zapisania wartości aktualnej 0 do rejestru CV dla HSC0 w układzie SoC (reset)
CN =0, reprezentuje HSC0
D =0, reprezentuje CV
- Zapisanie wartości 10 do rejestru ustawień w układzie SoC.
Wartość wyzwała przerwanie zliczania w górę:
FUN93 CN=0 wskazuje na HSC0, a D=1 wskazuje na PV
- Zapisanie wartości 0 do rejestru ustawień i konfiguracja HSTA jako 32-bitowy szybki zegar cykliczny.
FUN93 CN=4 wskazuje na HSTA, a D=1 wskazuje na PV
- Odczyt aktualnej wartości zegara
- Wartość początkowa rejestru CV dla HSTA przechowywana jest w DR2

- Określenie przedziału dla każdego przerwania HSC0

$$\text{Prędkość obr.} = \frac{N}{\Delta T} \times 60 \text{ RPM}$$

(akt. CV - poprz. CV)

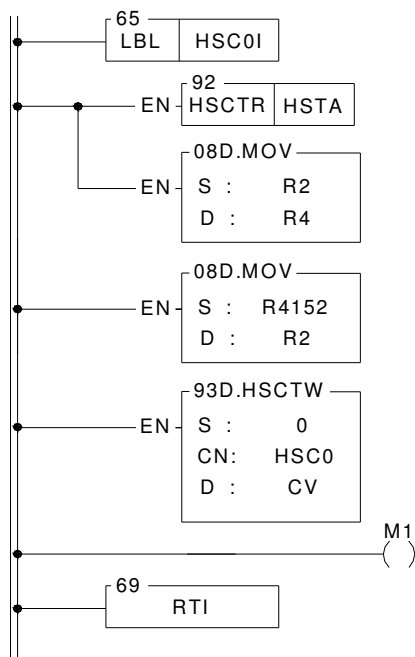
$$N=10, \Delta T = \Delta CV \times 0.1\text{ms} = \frac{10000\text{S}}{1000000}$$

$$\text{a więc: Prędkość obr.} = \frac{6000000}{\Delta CV} \text{ RPM}$$

- R100=RPM

- Usunięcie flagi obliczeń prędkości obrotowej RPM

【Podprogram】

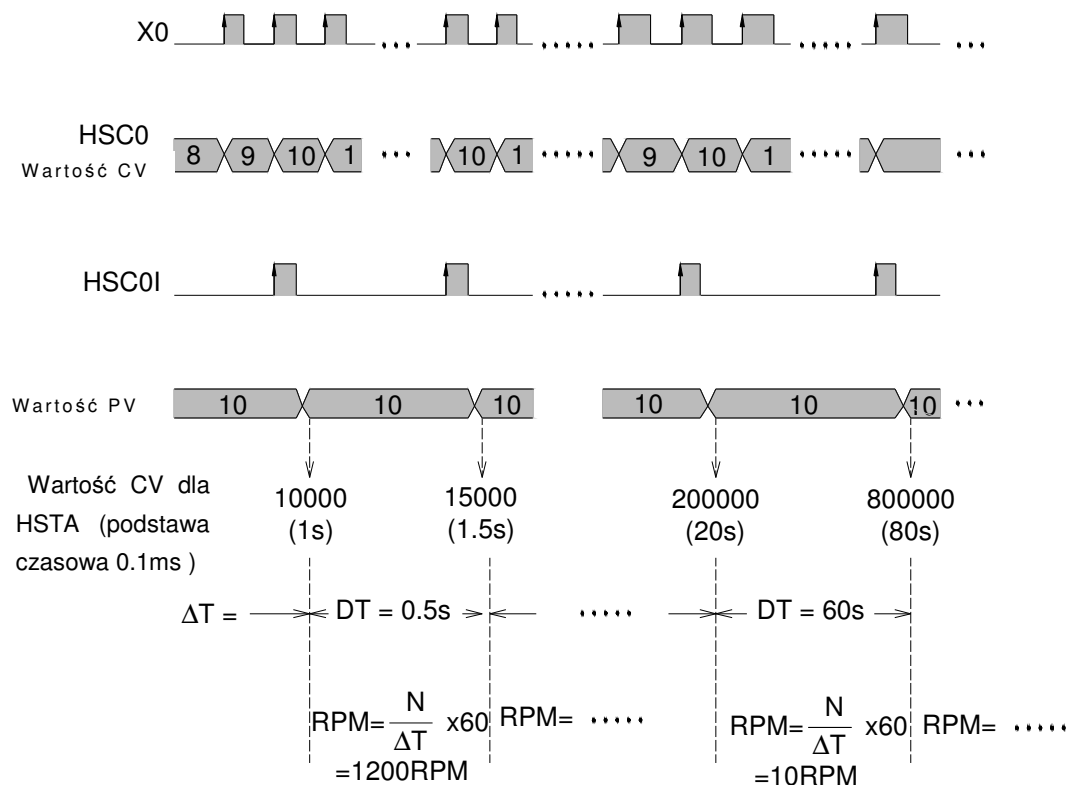


• Po każdym zliczeniu 10 impulsów przez HSC0, PLC automatycznie uruchomi ten podprogram przerwania.

• Odczyt CV dla HSTA

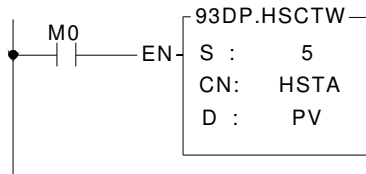
• Wyzerowanie wartości aktualnej

• M1=ON, flaga obliczeń RPM



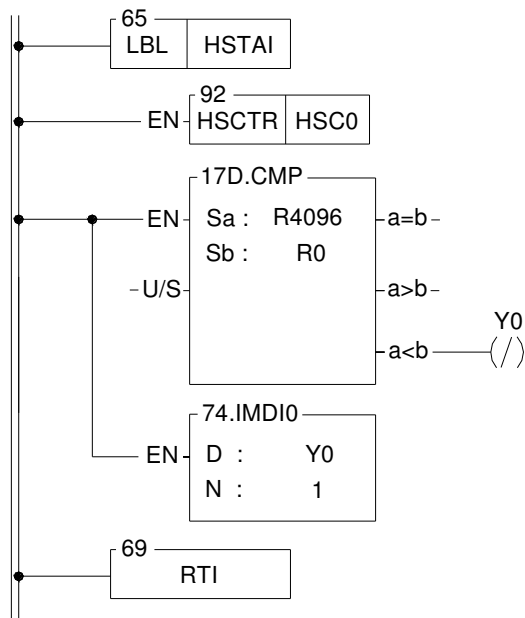
Przykład 3 HSTA pracujący jako program zegara opóźniającego

【Program główny】



- Ustawienie okresu przerwania. Ustawienie S=5 spowoduje, że podprogram przerwania uruchamiany jest ze znacznikiem HSTAI co każde 0.5ms.
- Wykorzystanie FUN93 do zapisania wartości zadanej PV dla HSTA w układzie SoC, działającej jako wartość ustawioną dla funkcji przerwania.
CN =4, reprezentuje HSTA
D =1, reprezentuje PV

【Podprogram】

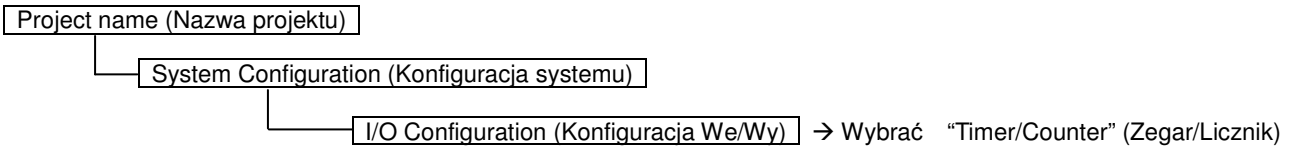


- Podprogram przerwania z etykietą HSTAI.
- Odczytanie aktualnej wartości z szybkiego licznika HSC0 co każde 0.5ms.
- Określenie, czy aktualna wartość zliczania jest większa lub równa R0. Jeżeli tak, Y0 będzie aktywne.
- Natychmiastowa aktualizacja wyjścia Y0 w celu uzyskania szybkiej reakcji (w innym przypadku zaistnieje opóźnienie związane z czasem skanu).

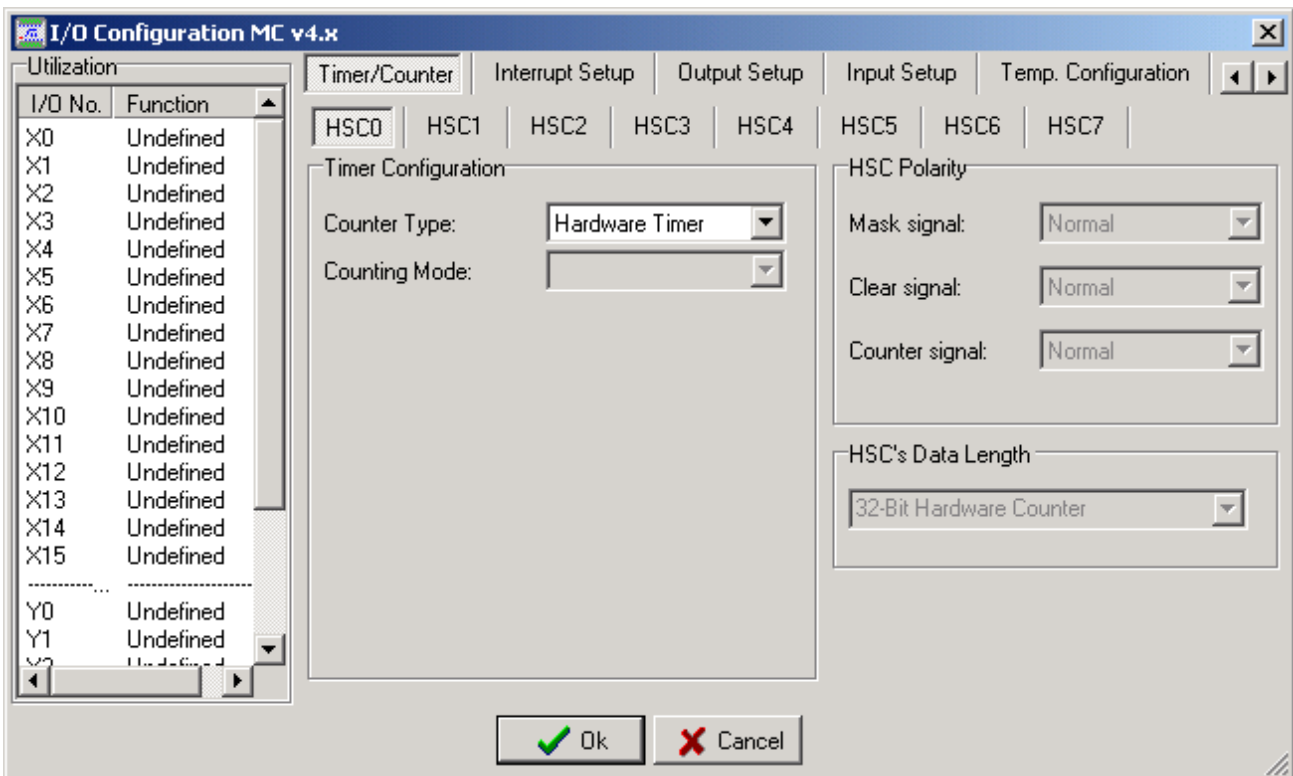
10.6.4 Przykłady zastosowania szybkiego zegara HST0~HST3

Konfiguracja HSC i HST (za pomocą WinProladder)

Kliknąć „I/O Configuration” w Project Windows:



- Po wyświetleniu się okna „Timer/Counter”, należy wybrać opcję "Hardware Timer" w polu Counter Type. Następnie można skonfigurować HHSC (szybki licznik sprzętowy) jako HHT (szybki zegar sprzętowy).
- Użytkownik nie musi konfigurować HSTA, ponieważ jest on ustawiony domyślnie. Konfiguracja wymagana jest tylko w przypadku ustawienia HHSC (szybkiego licznika sprzętowego) jako HHT (szybki zegar sprzętowy).



Konfiguracja HSC i HST (za pomocą FP-08)

```
HSC0/HST0 SELECT  
1 (0:HSC, 1:HST)
```

- HSC0 ustawiony jest jako HST0

```
HSC1/HST SELECT  
0 (0:HSC, 1:HST)
```

- HSC1 ustawiony jest jako HSC

```
HSC1 → MD:0 U:X4  
D: M: C:
```

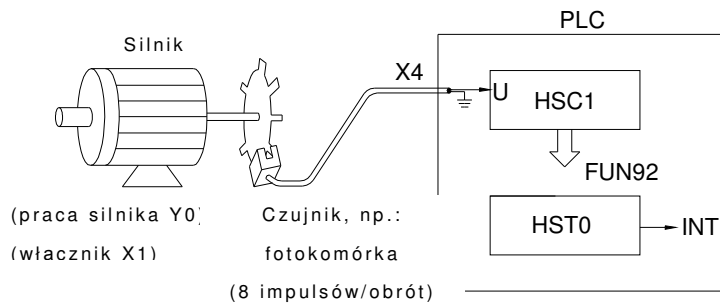
- HSC1 ustawiony jest jako MD0 - szybki licznik zliczający w górę z pojedynczym wejściem. Pozostałe wejścia nie będą używane.

- Pozostałe ustawienia (polaryzacja zliczania i wejść sterujących) są domyślne (nieodwrócone) i nie mogą być zmieniane.

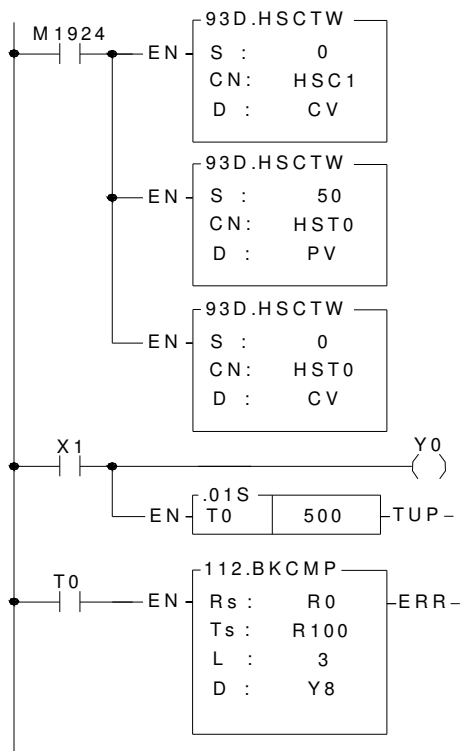
Przykład1 Przykład zastosowania zegara opóźniającego

Jest to przykład konfiguracji HSC0 jako zegar opóźniający HST0 oraz podłączenia szybkiego licznika HSC1 z silnikiem obrotowym maszyny do wiercenia w drewnie, w celu wysłania sygnału przerwania w ustalonym czasie. Przy każdym wysłaniu sygnału przerwania, należy odczytać wartość z licznika. Następnie, poprzez porównanie zmiany prędkości obrotowej silnika w stanie jałowym (bez wiercenia) oraz podczas dociskania głowicy do materiału (podczas wiercenia), można obliczyć prędkość obrotową silnika (obr./min. - RPM). Oczywiście jest, że w przypadku, gdy głowica wierząca będzie ostra, to opór będzie mniejszy, a prędkość obrotowa będzie większa niż w przypadku tępej głowicy. Jeżeli głowica wierząca jest uszkodzona, urządzenie pracuje na najwyższych obrotach. Zazwyczaj, różnica w prędkości obrotowej pomiędzy tymi trzema stanami pracy nie jest znaczna i w wielu wypadkach nie może być wykryta przez standardowy zegar charakteryzujący się odchyleniem czasowym większym niż kilkadziesiąt ms. Jednak przy zastosowaniu HST o podstawie czasowej równej 0.1mS, stan głowicy wierzącej (normalna, tępą lub uszkodzona) może zostać wykryty, a co za tym idzie, wysłany może zostać sygnał ostrzegawczy lub praca może zostać przerwana umożliwiając w ten sposób wymianę głowicy. **【Czas jest stały, a liczba impulsów zmienna】**

Mechanizm

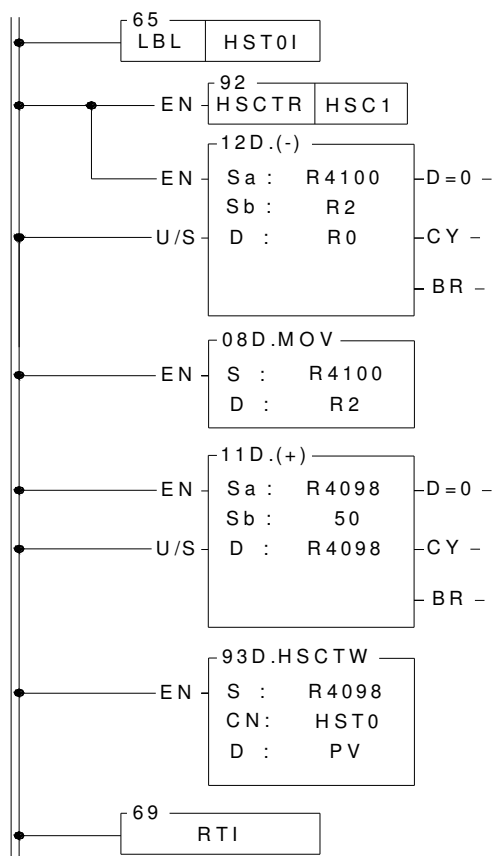


【Program główny】



- Wykorzystanie FUN93 do zresetowania rejestru wartości aktualnych w układzie SoC. FUN93 CN=1 wskazuje HSC1, a D=0 wskazuje CV
- Ustawienie wartości PV dla HST0 na 50, tj. jedno przerwanie co każde 5mS (50x0.1mS)
- Początkową wartością rejestru CV dla HST0 jest 0
- Wykorzystanie FUN112 do porównania prędkości obrotowej głowicy wierzącej po 5 sekundach pracy silnika po uruchomieniu
R0: Liczba impulsów HSC1 na każde 5mS

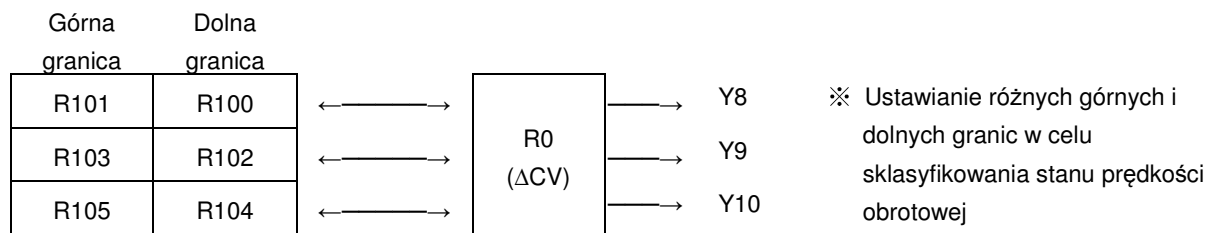
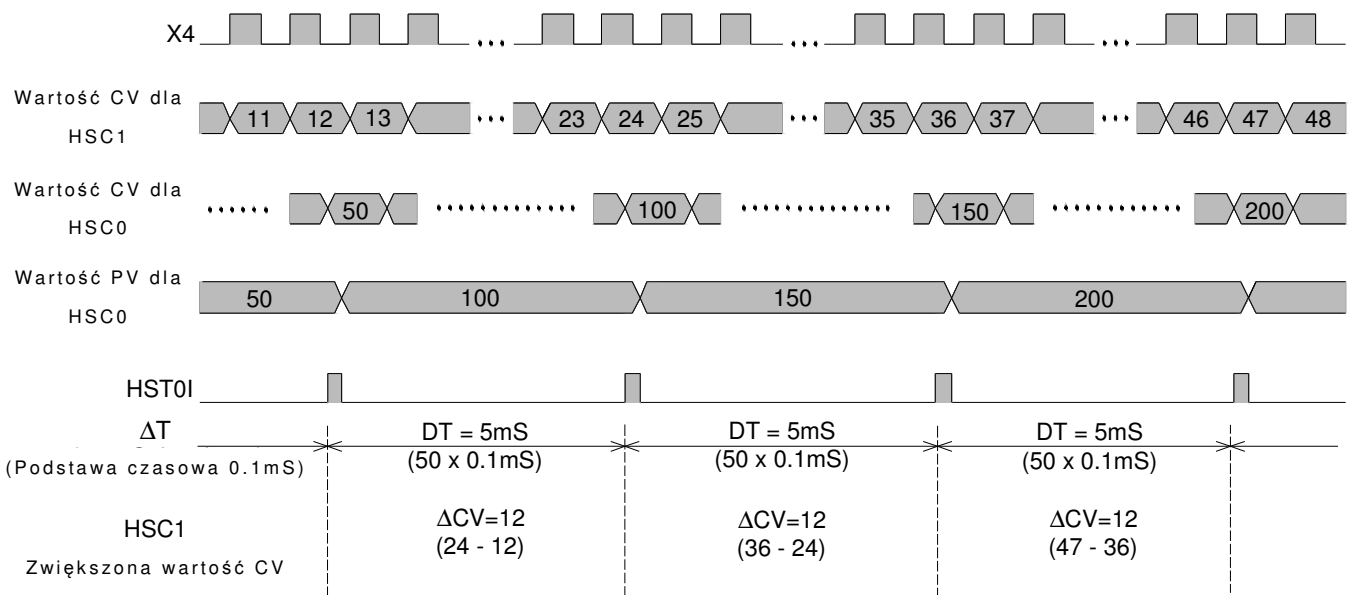
【Podprogram】



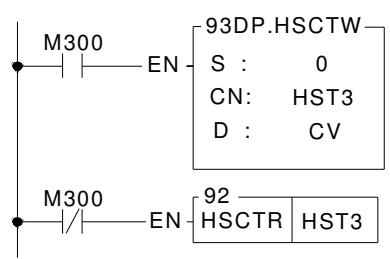
- PLC uruchomi podprogram co każde 5mS
- Odczyt aktualnej wartości zliczonej przez HSC1 i wprowadzenie jej do DR4100
- Wyznaczenie przyrostu wartości CV dla HSC1 w przedziale 5ms i zapisanie wartości w DR0
- Obliczenie nowej wartości PV dla HSC0

【Opis】

Zakładając, że normalna prędkość obrotowa głowicy wierzącej wynosi 18000 obr./min., natomiast czujnik generować będzie 8 impulsów na jeden obrót, częstotliwość wejścia U dla HSC1 wynosi $18000/60 \times 8 = 2400\text{Hz}$, tj. co każde 5ms generowane będzie 12 impulsów. W związku z tym, HST0 można wykorzystać do wysłania sygnału przerwania i odczytania wartości CV dla HSC1 co każde 5ms w celu obliczenia prędkości obrotowej.



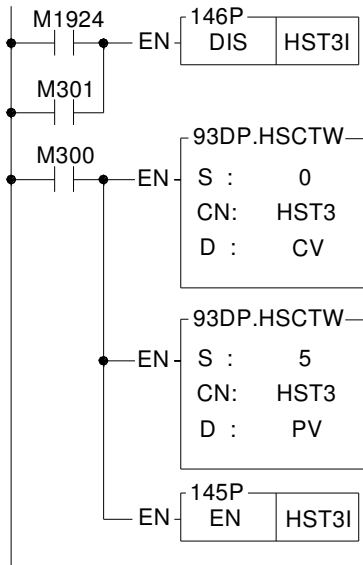
Przykład 2 Szybki zegar sprzętowy HST3 pracujący jako 32-bitowy zegar cykliczny



- Wyzerowanie rejestru wartości aktualnej przy zmianie M300 z 0 → 1,
- Wykorzystanie FUN 93 do zapisania wartości aktualnej 0 do rejestru CV dla HST3 (reset) w układzie SoC
CN =3, reprezentuje HST3
D =0, reprezentuje CV
- Wykorzystanie FUN92 do odczytania wartości aktualnej dla HST3 w układzie SoC i zapisanie jej w rejestrze wartości aktualnej DR4108
(wartość DR4108 zmienia się cyklicznie z 0, 1, 2, ..., FFFFFFFF, 0, 1, 2, ... jednostką jest 0.1mS)
CN =3, reprezentuje HST3

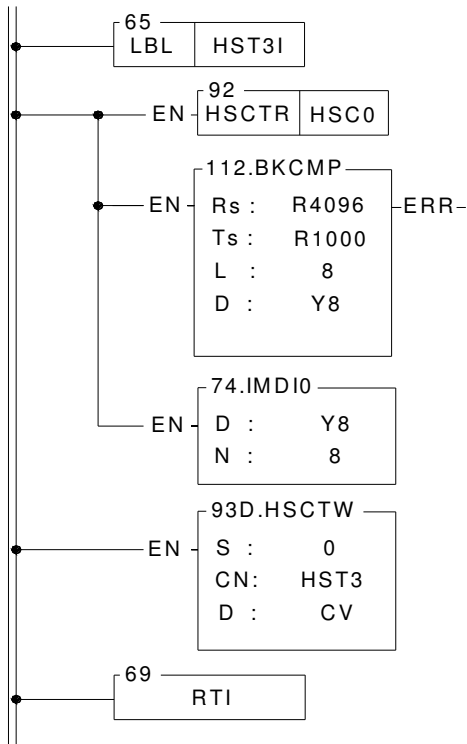
Przykład 3 Szybki zegar sprzętowy HST3 pracujący jako zegar wysyłający okresowe przerwania

【Program główny】



- Włączenie M301. Zapobiega to przed okresowym wysłaniem sygnału przerwania przez HST3
- Wyzerowanie rejestru wartości aktualnej przy zmianie M300 z 0→1,
- Wykorzystanie FUN93 do zapisania wartości aktualnej 0 do rejestru CV dla HST3 (reset) w układzie SoC
CN=3 reprezentuje HST3; D=0 reprezentuje CV
- Ustawienie przedziału czasowego pomiędzy przerwaniem; PV=5 oznacza, że podprogram przerwania realizowany jest co każde 0.5ms z etykietą HST3I.
- Wykorzystanie FUN93 do zapisania wartości zadanej do rejestru PV dla HST3 w układzie SoC będącej zadanyam czasem przerwania.
CN=3 reprezentuje HST3; D=1 reprezentuje PV
- Realizacja przerwania HST3

【Podprogram】



- Podprogram przerwania szybkiego licznika sprzętowego z etykietą HST3I.
- Odczytanie wartości aktualnej szybkiego licznika sprzętowego HSC0 co każde 0.5ms.
- Wyznaczenie, na którym bębnie elektronicznym nastąpiło zmniejszenie zliczanej wartości aktualnej i aktywacja odpowiedniego punktu wyjściowego.
- Natychmiastowa aktualizacja wyjścia Y8~Y15
- Wykorzystanie FUN93 do zapisania wartości aktualnej 0 do rejestru CV dla HST3 (reset) w układzie SoC
CN=3 reprezentuje HST3; D=0 reprezentuje CV